

1. Način testiranja

1.1 Opis sistema

- s simuliranjem in s pomočjo testne kartice-klt
- s pomočjo in s TIN postopkom
- s pomočjo in s pomočjo
- s pomočjo in s pomočjo

1.2 Opis sistema

1.2.1 Opis sistema

Navodila servisna TIN postopek logične kartice-KLT



1.2.2 Opis sistema

2. TIN postopek

2.1. Opis in uporaba TIN postopka

TIN postopek je postopek, ki omogoča preverjanje in simuliranje delovanja logične kartice-klt v simuliranih okoljih. Postopek je namenjen preverjanju delovanja logične kartice-klt v simuliranih okoljih. Postopek je namenjen preverjanju delovanja logične kartice-klt v simuliranih okoljih.

2.1.1 Opis in uporaba TIN postopka

2.1.1.1 Opis in uporaba TIN postopka



2.1.1.2 Opis in uporaba TIN postopka

2.1.1.3 Opis in uporaba TIN postopka

2.1.1.4 Opis in uporaba TIN postopka

2.1.1.5 Opis in uporaba TIN postopka

2.1.1.6 Opis in uporaba TIN postopka

2.1.1.7 Opis in uporaba TIN postopka

2.1.1.8 Opis in uporaba TIN postopka

2.1.1.9 Opis in uporaba TIN postopka

2.1.1.10 Opis in uporaba TIN postopka

2.1.1.11 Opis in uporaba TIN postopka

2.1.1.12 Opis in uporaba TIN postopka

2.1.1.13 Opis in uporaba TIN postopka

2.1.1.14 Opis in uporaba TIN postopka

2.1.1.15 Opis in uporaba TIN postopka

2.1.1.16 Opis in uporaba TIN postopka

2.1.1.17 Opis in uporaba TIN postopka

2.1.1.18 Opis in uporaba TIN postopka

2.1.1.19 Opis in uporaba TIN postopka

2.1.1.20 Opis in uporaba TIN postopka

2.1.1.21 Opis in uporaba TIN postopka

2.1.1.22 Opis in uporaba TIN postopka

2.1.1.23 Opis in uporaba TIN postopka

2.1.1.24 Opis in uporaba TIN postopka

2.1.1.25 Opis in uporaba TIN postopka

2.1.1.26 Opis in uporaba TIN postopka

2.1.1.27 Opis in uporaba TIN postopka

2.1.1.28 Opis in uporaba TIN postopka

2.1.1.29 Opis in uporaba TIN postopka

2.1.1.30 Opis in uporaba TIN postopka

2.1.1.31 Opis in uporaba TIN postopka

2.1.1.32 Opis in uporaba TIN postopka

2.1.1.33 Opis in uporaba TIN postopka

2.1.1.34 Opis in uporaba TIN postopka

2.1.1.35 Opis in uporaba TIN postopka

2.1.1.36 Opis in uporaba TIN postopka

2.1.1.37 Opis in uporaba TIN postopka

2.1.1.38 Opis in uporaba TIN postopka

2.1.1.39 Opis in uporaba TIN postopka

2.1.1.40 Opis in uporaba TIN postopka

2.1.1.41 Opis in uporaba TIN postopka

2.1.1.42 Opis in uporaba TIN postopka

2.1.1.43 Opis in uporaba TIN postopka

2.1.1.44 Opis in uporaba TIN postopka

2.1.1.45 Opis in uporaba TIN postopka

2.1.1.46 Opis in uporaba TIN postopka

2.1.1.47 Opis in uporaba TIN postopka

2.1.1.48 Opis in uporaba TIN postopka

2.1.1.49 Opis in uporaba TIN postopka

2.1.1.50 Opis in uporaba TIN postopka

2.1.1.51 Opis in uporaba TIN postopka

2.1.1.52 Opis in uporaba TIN postopka

2.1.1.53 Opis in uporaba TIN postopka

2.1.1.54 Opis in uporaba TIN postopka

2.1.1.55 Opis in uporaba TIN postopka

2.1.1.56 Opis in uporaba TIN postopka

2.1.1.57 Opis in uporaba TIN postopka

2.1.1.58 Opis in uporaba TIN postopka

2.1.1.59 Opis in uporaba TIN postopka

2.1.1.60 Opis in uporaba TIN postopka

2.1.1.61 Opis in uporaba TIN postopka

2.1.1.62 Opis in uporaba TIN postopka

2.1.1.63 Opis in uporaba TIN postopka

2.1.1.64 Opis in uporaba TIN postopka

2.1.1.65 Opis in uporaba TIN postopka

2.1.1.66 Opis in uporaba TIN postopka

2.1.1.67 Opis in uporaba TIN postopka

2.1.1.68 Opis in uporaba TIN postopka

2.1.1.69 Opis in uporaba TIN postopka

2.1.1.70 Opis in uporaba TIN postopka

2.1.1.71 Opis in uporaba TIN postopka

2.1.1.72 Opis in uporaba TIN postopka

2.1.1.73 Opis in uporaba TIN postopka

2.1.1.74 Opis in uporaba TIN postopka

2.1.1.75 Opis in uporaba TIN postopka

2.1.1.76 Opis in uporaba TIN postopka

2.1.1.77 Opis in uporaba TIN postopka

2.1.1.78 Opis in uporaba TIN postopka

2.1.1.79 Opis in uporaba TIN postopka

2.1.1.80 Opis in uporaba TIN postopka

2.1.1.81 Opis in uporaba TIN postopka

2.1.1.82 Opis in uporaba TIN postopka

2.1.1.83 Opis in uporaba TIN postopka

2.1.1.84 Opis in uporaba TIN postopka

2.1.1.85 Opis in uporaba TIN postopka

2.1.1.86 Opis in uporaba TIN postopka

2.1.1.87 Opis in uporaba TIN postopka

2.1.1.88 Opis in uporaba TIN postopka

2.1.1.89 Opis in uporaba TIN postopka

2.1.1.90 Opis in uporaba TIN postopka

2.1.1.91 Opis in uporaba TIN postopka

2.1.1.92 Opis in uporaba TIN postopka

2.1.1.93 Opis in uporaba TIN postopka

2.1.1.94 Opis in uporaba TIN postopka

2.1.1.95 Opis in uporaba TIN postopka

2.1.1.96 Opis in uporaba TIN postopka

2.1.1.97 Opis in uporaba TIN postopka

2.1.1.98 Opis in uporaba TIN postopka

2.1.1.99 Opis in uporaba TIN postopka

2.1.1.100 Opis in uporaba TIN postopka

KAZALO

UVOD	3
1. NAČIN TESTIRANJA	3
2. TIN POSTOPEK	3
2.1. Opis in uporaba TIN postopka	3
2.2. TIN postopek za CPE	6
2.2.1. Priprava za izvajanje TIN postopka za CPE	6
2.2.2. Koraki TIN/CPE postopka in vrstni red izvajanja teh postopkov	6
2.3. TIN postopek za sistemsko vodilo (SV)	9
2.3.1. Priprava za izvajanje TIN/SV postopka	9
2.3.2. Koraki TIN/SV postopka in vrstni red izvajanja teh postopkov	9
2.4. TIN postopek za pomnilnik	10
2.4.1. Priprava za izvajanje TIN postopka za pomnilnik	10
2.4.2. Koraki TIN postopka za pomnilnik in vrstni red izvajanja teh korakov	10
2.5. TIN postopek za V/I krmilnike	13
2.5.1. Priprava za izvajanje TIN postopka za V/I krmilnike	13
2.5.2. TIN postopek sistemskega dela V/I krmilnikov	13
2.5.3. TIN postopek V/I dela V/I krmilnikov	14
2.6. TIN postopek za V/I naprave	17
2.6.1. TIN postopek za tastaturno logiko	17
2.6.2. TIN postopek za točkovno logiko	17
2.6.3. TIN postopek za komunikacijske vmesnike	18
2.6.3.1. Testiranje glavnega RS 232 vmesnika	18
2.6.3.2. Testiranje tokovne zanke	18
2.6.3.3. Testiranje pomožnega RS 232 vmesnika za tiskalnik	18
2.6.3.4. Testiranje NVR pomnilnika	19
2.6.3.5. Testiranje komunikacijskega vmesnika za terminal Burroughs TD 830	19
DODATEK A Opis in uporaba testnih slik pri različnih verzijah KLT	19

UVOD

Opisali bomo postopek, s pomočjo katerega lahko določimo in odkrijemo napako v vezju KLT. Ko jo odkrijemo, jo lahko odpravimo. Na podlagi stanja, v katerem se nahaja terminal oziroma KLT, lahko sklepamo, kateri del vezja deluje napačno. S posebnim postopkom za testiranje in iskanje napak v vezju KLT (TIN) postopek lahko lokaliziramo del vezja, ki deluje napačno. TIN postopek je izdelan tako, da je treba nujno poznati delovanje KLT, sicer lahko kljub navodilom za uporabo postopka "zaidemo" in smo torej neuspešni pri iskanju in lokaliziranju napake.

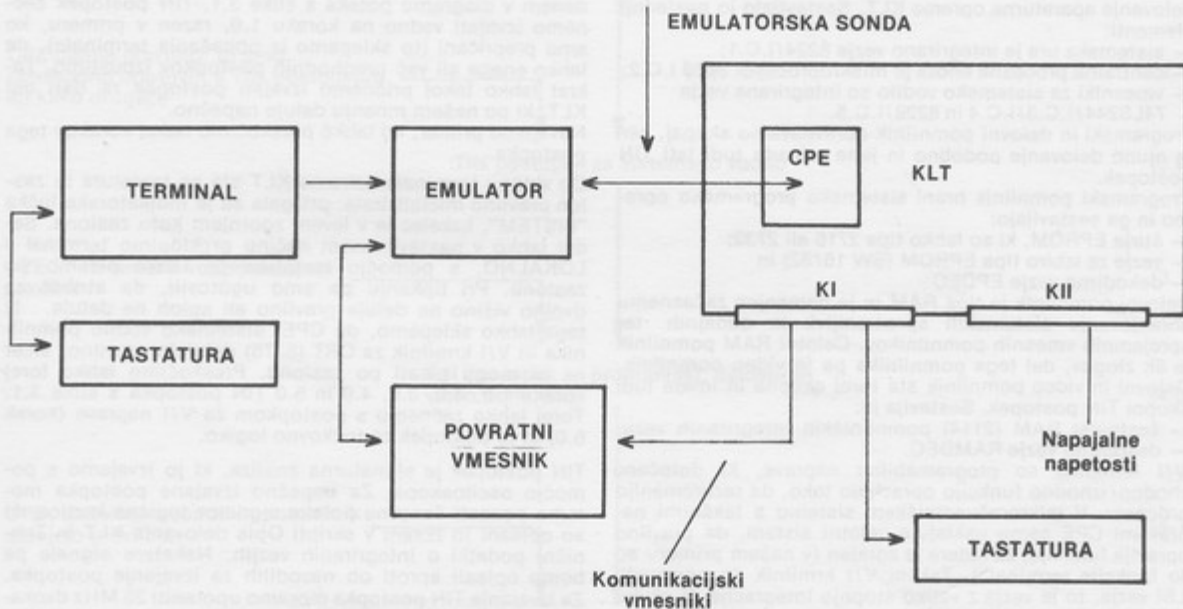
1. Način testiranja

V tem poglavju bomo na kratko opisali tri različne načine za testiranje KLT:

- z osciloskopom in s pomočjo testnih programov v EPROM ter s TIN postopkom;
- z emulatorjem in osciloskopom;
- z logičnim analizatorjem.

Prvi postopek bomo natančneje opisali v nadaljnjih poglavjih.

Najučinkovitejši način testiranja in iskanja napak je s pomočjo emulatorja in osciloskopa. Način deluje na principu signaturne analize tako, da z emulatorjem generiramo signale v vezje, odziv KLT pa analiziramo z osciloskopom. Uporaba emulatorja za testiranje KLT je narisana na sliki 1.1.



Slika 1.1. Uporaba emulatorja za testiranje KLT.

Emulator je samostojen mikroročunalniški sistem, ki je v našem primeru zgrajen za 8080 mikroprocesorjem in ga zato lahko tudi emulira. To pomeni, da lahko preko emulatorske sonde generira vse signale 8080 mikroprocesorja. Na ta način lahko iz podnožja (cpe) izvlečemo centralno procesno enoto (8080) in jo nadomestimo z emulatorsko sondo. Preko emulatorske sonde nato procesor emulatorja upravlja z aparaturno opremo KLT. To izvaja poseben monitorski program v EPROM emulatorja. Vhodno/izhodna enota emulatorja je povezovalni terminal, preko katerega kličemo in izvajamo posebne testne programe, s katerimi testiramo pravilnost delovanja aparaturne opreme KLT. Preko terminala pošujemo testirni program za KLT, ki se samodejno izvaja in pretestira vse dele logične kartice. Če v nekem delu najde napako, izpiše na zaslon terminala kodo za to napako. V posebnem seznamu teh kod lahko sedaj poiščemo, kateri del vezja (katera integrirana vezja) deluje napačno. Emulator torej sam lokalizira napako na nekaj (1—5) elementov natančno. Sedaj moramo preko terminala poklicati poseben testirni program, ki deluje tako, da v vezje generira periodične signale. Z osciloskopom lahko analiziramo časovne poteke teh signalov in tako odkrijemo napako.

Zelo uporaben instrument za odkrivanje napak v mikroročunalniškem vezju je LOGIČNI ANALIZATOR. To je dokaj zapleten in tudi drag instrument. Če ga hočemo uporabljati zahteva precejšnje izkušnje in znanje o mikroročunalniških. Z njim lahko analiziramo tako potek programa kot tudi časovni potek signalov. Za opravljanje meritev na logični kartici z logičnim analizatorjem ali emulatorjem je treba opraviti poseben uvajalni tečaj. Zaradi tega v tej skripti ne bomo podali natančnejšega delovanja in uporabe teh dveh naprav.

2. TIN postopek

2.1. Opis in uporaba TIN postopka

TIN je kratica za TESTIRANJE in ISKANJE NAPAK in se uporablja pri odkrivanju in odpravljanju napak v mikroročunalniškem sistemu. Uspešno ga bomo uporabljali le, če poznamo vsaj osnove mikroročunalništva in delovanje sistema, za katerega je TIN postopek napisan (v našem primeru je to KLT).

Aparaturno opremo logične kartice terminala lahko razdelimo na naslednje osnovne sestavne dele:

- napajalne napetosti (zagotovi jih zunanja napajalna enota)

- CPE (centralna procesna enota 8080);
- pomnilnik;
- sistemsko vodilo;
- V/I (vhodno/izhodni) krmilnik;
- V/I naprave;
- video pomnilnik.

Medsebojna povezava in porazdelitev teh enot je narisana na sliki 2.2.

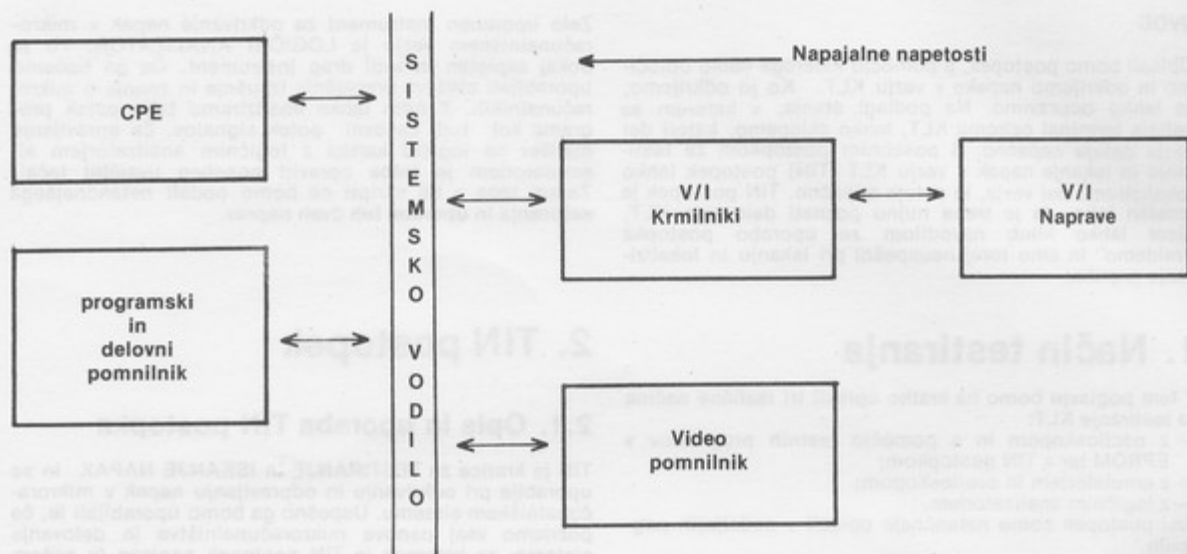
Preko priključnih konektorjev KI in KII (glej stikalni načrt list 4) vodimo na KLT naslednje napajalne napetosti:

- +5V + / - 0.25V;
- +12V + / - 0.6V;
- -12V + / - 0.6V;
- +25V + / - 0.5V

Napajalne napetosti morajo biti v navedenih tolerancah, sicer lahko KLT deluje napačno.

Napajalno napetost -5V + / - 0.25V na KLT generiramo z Zener diodo.

Preostale podsklope s slike 2.1. smo opisali v skripti OPIS DELOVANJA KLT in jih tu le na kratko povzamemo.



Slika 2.1. Zgradba KLT.

CPE je osrednji del logične kartice in izvaja program, ki je v programskem pomnilniku ter na ta način usklajuje delovanje aparturne opreme KLT. Sestavljajo jo naslednji elementi:

- sistemska ura je integrirano vezje 8224/I.C.1;
- centralna procesna enota je mikroprocesor 8080 I.C.2;
- vmesniki za sistemsko vodilo so integrirana vezja 74LS244/I.C.3/I.C.4 in 8228/I.C.5.

Programski in delovni pomnilnik obravnavamo skupaj, ker je njuno delovanje podobno in jima pripada tudi isti TIN postopek.

Programski pomnilnik hrani sistemsko programsko opremo in ga sestavljajo:

- štiri EPROM, ki so lahko tipa 2716 ali 2732;
- vezje za izbiro tipa EPROM (SW 16/32) in
- dekodirno vezje EPDEC

Delovni pomnilnik je tipa RAM in je namenjen začasemu shranjevanju sistemskih spremenljivk in oddajnih ter sprejemnih vmesnih pomnilnikov. Celotni RAM pomnilnik je 8k zlogov, del tega pomnilnika pa je video pomnilnik. Delovni in video pomnilnik sta torej skupna in imata tudi skupni TIN postopek. Sestavlja ju:

- šestnajst RAM (2114) pomnilniških integriranih vezij;
- dekodirno vezje RAMDEC.

V/I krmilniki so programabilne naprave, ki določeno vhodno/izhodno funkcijo opravljajo tako, da razbremenijo procesor. V mikroročunalniškem sistemu s takšnimi napravami CPE samo usklajuje celotni sistem, da pravilno opravlja funkcije, za katere je zgrajen (v našem primeru so to funkcije terminala). Takšni V/I krmilniki so ponavadi, LSI vezja, to je vezja z veliko stopnjo integracije. V okviru KLT jih lahko razdelimo takole:

- DMA krmilnik je integrirano vezje 8257/IC29
- CRT krmilnik je integrirano vezje 8275/IC30
- dva komunikacijska krmilnika 8251/IC59
- generator baudov je integrirano vezje 8253/IC60
- krmilnik za tastaturo in NVR je integrirano vezje 8255/IC61

V/I krmilniki predstavljajo povezavo med V/I napravami in procesorjem ter zunanje signale pretvarjajo v obliko, ki jo lahko obdela procesor, to je v osem paralelnih bitov — zlogov. Izvajajo seveda tudi obratno pretvorbo: ukaze in podatke procesorja pretvarjajo v signale, ki krmilijo V/I naprave.

V/I naprave na logični kartici terminala so naslednje:

- točkovna logika generira iz vhodnih signalov CRT krmilnika video signal za krmiljenje prikazovalnega monitorja;
- komunikacijski vmesniki pretvorijo izhodne in vhodne signale komunikacijskih krmilnikov v obliko, primerno za prenos po liniji; ti vmesniki so:
 - a) RS 232C vmesnik;
 - b) 20 mA tokovna znaka;
 - c) TDI vmesnik
- vmesnik za tastaturo in
- vmesnik za NVR.

Vsak izmed opisanih podsklopov ima samostojen TIN postopek. Izvajamo ga lahko samo v vrstnem redu, podanem v diagramu poteka s slike 3.1. TIN postopek začnemo izvajati vedno na koraku 1.0, razen v primeru, ko smo prepričani (to sklepamo iz obnašanja terminala), da lahko enega ali več predhodnih postopkov izpustimo. Takrat lahko takoj pričnemo izvajati postopek za tisti del KLT, ki po našem mnenju deluje napačno.

Navajamo primer, ko lahko preskočimo nekaj korakov tega postopka.

Ob vklopu terminala oziroma KLT sta se tastatura in zaslon pravilno inicializirala: prižgala se je indikatorna lučka "SISTEM", kazalec je v levem zgornjem kotu zaslona. Sedaj lahko v nastavitvenem načinu preklopimo terminal v LOKALNO, s pomočjo tastature pa lahko pišemo po zaslonu. Pri tipkanju pa smo ugotovili, da atribut za dvojno višino ne deluje pravilno ali sploh ne deluje. Iz tega lahko sklepamo, da CPE, sistemsko vodilo pomnilnika in V/I krmilnik za CRT (8275) delujejo pravilno, sicer ne bi mogli pisati po zaslonu. Preskočimo lahko torej korake 1.0, 2.0, 3.0, 4.0 in 5.0 TIN postopka s slike 3.1. Torej lahko začnemo s postopkom za V/I naprave (korak 6.0) in to postopek za točkovno logiko.

TIN postopek je signaturna analiza, ki jo izvajamo s pomočjo osciloskopa. Za uspešno izvajanje postopka moramo poznati časovne poteke signalov logične kartice, ki so opisani in zbrani v skripti Opis delovanja KLT in Tehnični podatki o integriranih vezjih. Nekatere signale pa bomo opisali sproti ob navodilih za izvajanje postopka. Za izvajanje TIN postopka moramo uporabiti 25 MHz dvokanalni MHz osciloskop. Pogojno lahko uporabimo osciloskop z manjšo pasovno širino, vendar v tem primeru izhodnih signalov oscilatorjev 18.432 MHz in 21.400 MHz in prehode vseh ostalih signalov ne bomo mogli meriti pravilno. Potrebujemo dve sondi 1:10.

PRI OPISU POSTOPKA SMO PREDPOSTAVILI, DA SERVISER ZNA UPORABLJATI OSCILOSKOP!

TIN postopki za posamezne podsklope so sestavljeni iz elementarnih korakov, ki jih moramo izvesti v navedenem vrstnem redu. Na vsakem koraku moramo navedene meritve opraviti v pravilnem vrstnem redu.

Če opravimo meritve uspešno, tako kot to zahteva postopek, ki ga trenutno izvajamo, potem je odgovor "DA", sicer "NE". Če je odgovor "DA", nadaljujemo s korakom, ki se zahteva, sicer poskusimo napako poiskati med elementi, navedenimi v seznamu pod "NE".

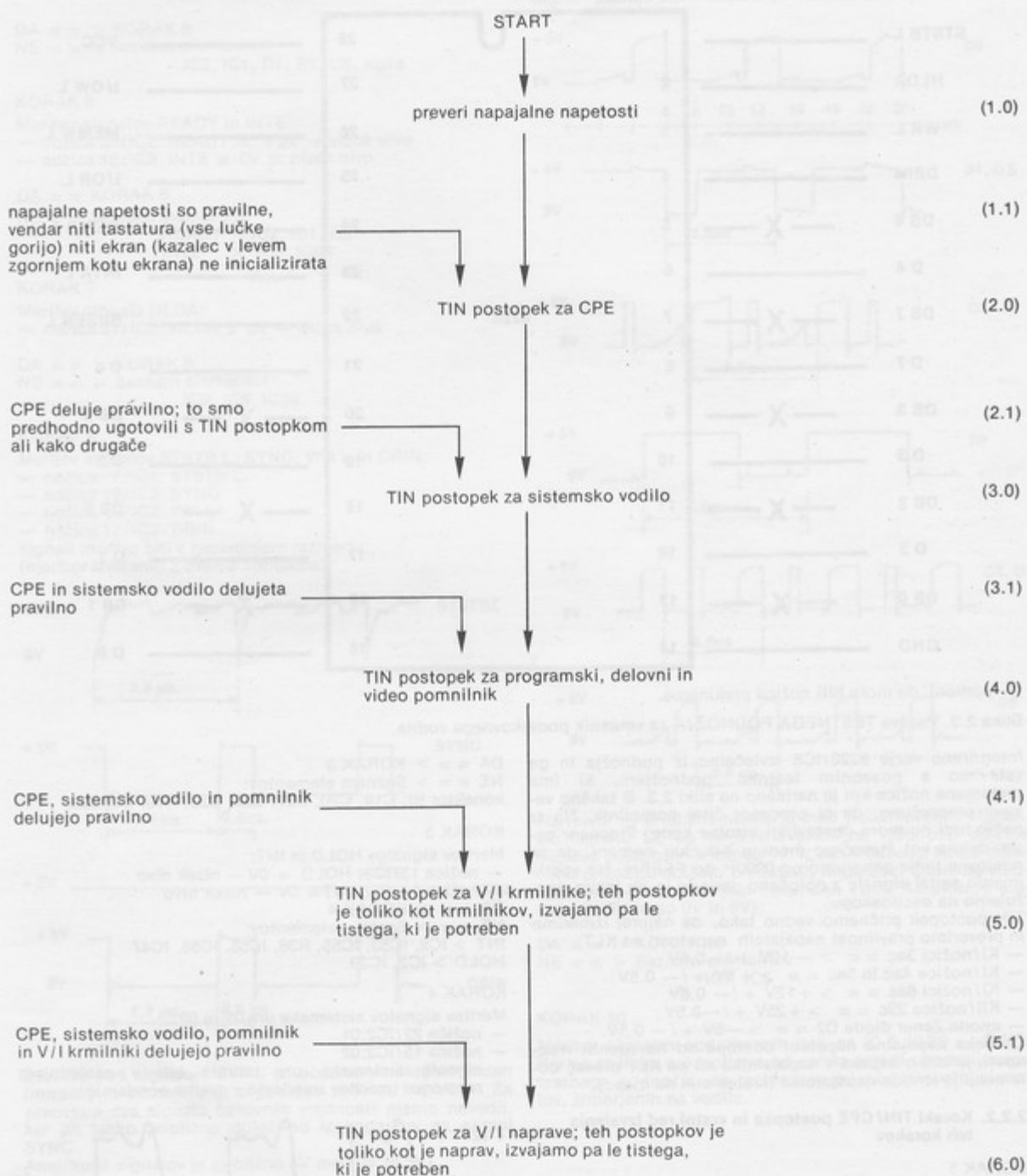
Elementi so navedeni v določenem vrstnem redu in pri iskanju napake oziroma elementa, ki napačno deluje, se moramo držati tega vrstnega reda.

Če je treba, opravimo še dodatne meritve na elementih iz seznama tako, da sledimo pot signala, ki odstopa od podanih vrednosti.

Na ta način napako osamimo na en element natančno.

V okviru TIN postopka bomo podali samo navodila oziroma logični potek iskanja napake v vezju "KLT", ne pa natančen postopek, ki bi nas zanesljivo pripeljal do vzroka napake. Zato mora serviser, ki uporablja ta postopek, nujno poznati delovanje kar-

stice, da lahko v primeru, ko TIN postopek odpove, nadaljuje tudi brez njegove pomoči. TIN postopek so torej navodila, kako se na sistematičen način lotimo iskanja napake v "KLT", ne pa avtomatski postopek, ki bi sam lokaliziral napako!!



Slika 2.2. Zaporedje izvajanja TIN postopkov.

2.2. TIN postopek za CPE (TIN/CPE)

2.2.1. Priprava za izvajanje TIN postopka za CPE

Pogoj, da lahko pričnemo izvajati TIN/CPE postopek, je izpolnjena točka 1.1 iz diagrama na sliki 2.1.

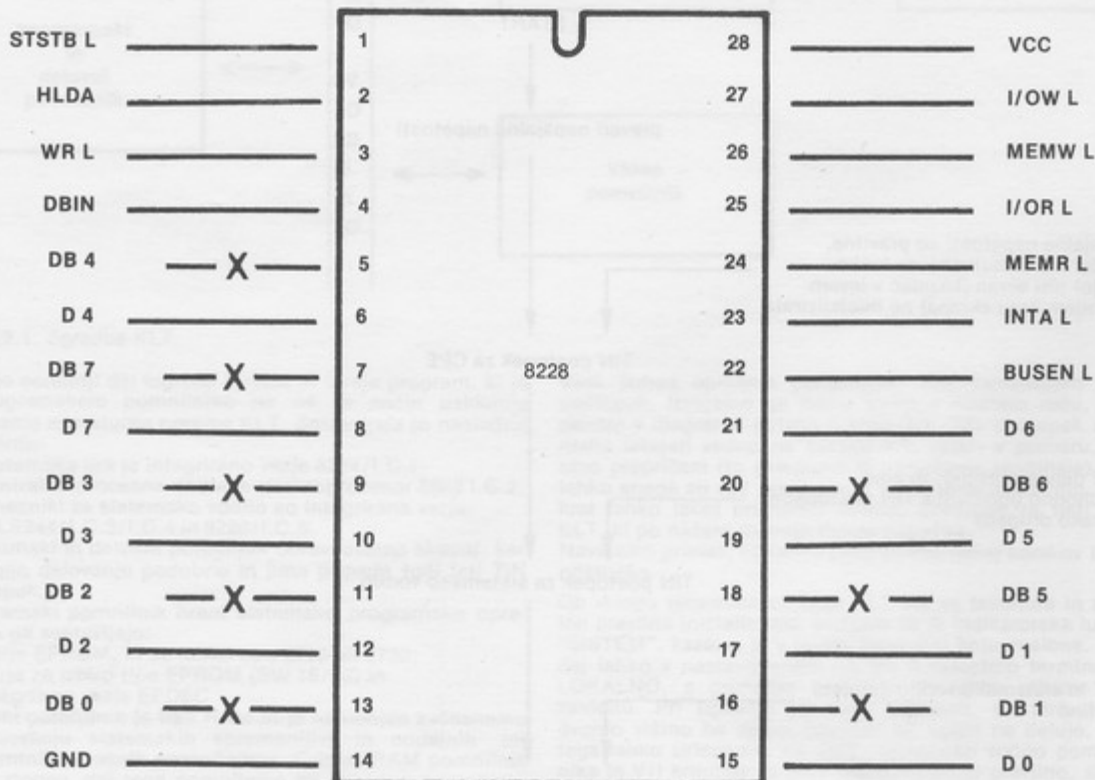
Za izvajanje TIN postopka za CPE, sistemsko vodilo in pomnilnik potrebujemo posebno podnožje za vmesnik podatkovnega vodila (vezje 8228/IC5). To podnožje ima prekinjene izhodne podatkovne linije DB0 — DB7 takole:

NE == > Nadaljujemo s TIN postopkom za točkovno logiko. Ko odkrijemo napako v vezju za generiranje CCLK signala (če je bila), nadaljujemo s korakom 2 TIN postopka za CPE.

KORAK 2

Izmerimo napajalne napetosti za IC2:

- nožica 20/IC2: Vcc = +5V +/- 0.25V
- nožica 11/IC2: Vbb = -5V +/- 0.25V
- nožica 28/IC2: Vdd = +12V +/- 0.7V



X - pomeni, da mora biti nožica prekinjena.

Slika 2.3. Vezava TESTNEGA PODNOŽJA za vmesnik podatkovnega vodila.

Integrirano vezje 8228/IC5 izvlečemo iz podnožja in ga vstavimo s posebnim testnim podnožjem, ki ima prekinjene nožice kot je narisano na sliki 2.3. S takšno vezavo preprečimo, da bi procesor čital pomnilnik. Na ta način tudi ne more dostavljati strojne kode. Procesor sedaj deluje kot števec po modulu 64k, kar pomeni, da se naslovne linije generirajo od 0000H do FFFFH. Na vodilu imamo sedaj signale z določeno periodo in jih lahko opazujemo na osciloskopu.

TIN postopek pričnemo vedno tako, da najprej izmerimo in preverimo pravilnost napajalnih napetosti na KLT:

- K1/nožici 3ac == > -12V +/- 0.6V
- K1/nožice 4ac in 5ac == > +5V +/- 0.5V
- K1/nožici 6ac == > +12V +/- 0.6V
- K1I/nožica 29c == > +25V +/- 0.5V
- anoda Zener diode D2 == > -5V +/- 0.5V.

Če neka napajalna napetost odstopa od navedenih vrednosti, je lahko napaka v napajalniku ali pa KLT preveč obremenjuje izhode napajalnika (kratek stik na maso).

2.2.2. Koraki TIN/CPE postopka in vrstni red izvajanja teh korakov

KORAK 1

Postopek za CPE izvajamo, če ugotovimo, da so napajalne napetosti za KLT pravilne, vendar se niti tipkovnica niti ekran ne inicializirata pravilno. Pred izvajanjem postopka pa se prepričamo, če ura (CCLK) za CRT krmilnik deluje pravilno.

- nožica 30/IC30: CCLK so impulzi s periodo 600 μ s dolžina impulzov je 300 μ s

DA == > KORAK 2

DA == > KORAK 3

NE == > Seznam elementov:

konektor K1, C19, C20, C21, C22, C23, R10, D2, C23.

KORAK 3

Meritev signalov HOLD in INT:

- nožica 13/IC2: HOLD = 0V — nizek nivo
- nožica 14/IC2: INT = 0V — nizek nivo

DA == > KORAK 4

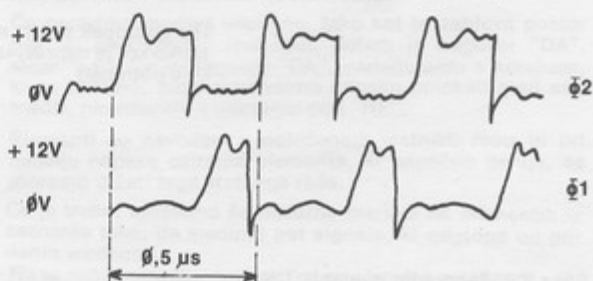
NE == > Seznam elementov:

INT > IC2, IC53, IC55, R38, IC58, IC59, IC47
HOLD > IC2, IC29.

KORAK 4

Meritev signalov sistemske ure 01 in 02

- nožica 22/IC2:01
 - nožica 15/IC2:02
- signala sistemske ure morata biti v naslednjem razmerju: (meritev izvedemo z dvema sondama)



DA == > KORAK 5

NE == > Seznam elementov:
IC1, IC2, 01, C6

KORAK 5

Meritev signala RESET:

— nožica 12/IC2: RESET = 0V — nizek nivo;
sedaj pritisnemo tipko in signal se
mora postaviti na visok nivo +5V; po
približno 0.5 sec se mora postaviti na-
zaj na nizek nivo;

DA == > KORAK 6

NE == > Seznam elementov:
IC2, IC1, D1, R1, C5, tipka

KORAK 6

Meritev signalov READY in INTE:

— nožica 23/IC2: READY = +5V — visok nivo
— nožica 16/IC2: INTE = 0V — nizek nivo

DA == KORAK 6

NE == Seznam elementov:
READY > IC2, IC1, R2
INTE > IC2, IC53

KORAK 7

Meritev signala HLDA:

— nožica 21/IC2: HLDA = 0V — nizek nivo

DA == > KORAK 8

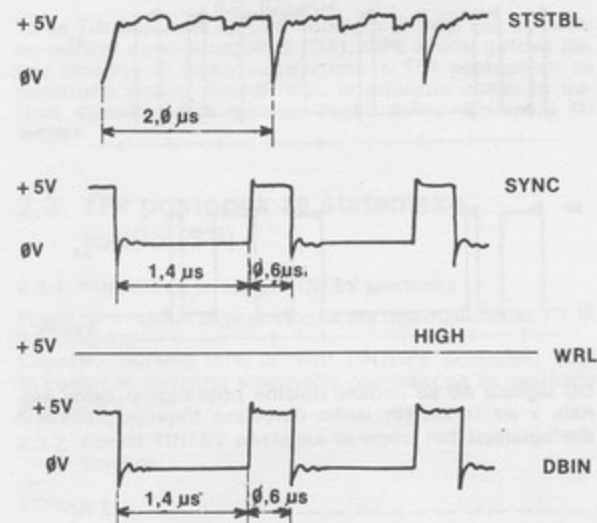
NE == > Seznam elementov:
IC2, IC5, IC29

KORAK 8

Meritev signalov STSTB L, SYNC, WR L in DBIN:

— nožica 7/IC1: STSTB L
— nožica 19/IC2: SYNC
— nožica 18/IC2: WR L
— nožica 17/IC2: DBIN

signali morajo biti v naslednjem razmerju:
(meritev izvajamo z dvema sonda)



Številke pod signalom SYNC so podane v mikrosekundah (micsek) in pomenijo približen čas trajanja impulzov. Za preostala dva signala časovnih vrednosti nismo navedli, ker jih lahko približno določimo iz podatkov za signal SYNC.

Amplituda signalov je približno 5V med 0V in 5V).

DA == > KORAK 9

NE == > seznam elementov:
IC2, IC1, IC5

KORAK 9

Meritev signalov podatkovnih linij D0 — D7:

— nožica 10/IC2: D0
— nožica 9/IC2: D1
— nožica 8/IC2: D2

— nožica 7/IC2: D3

— nožica 3/IC2: D4

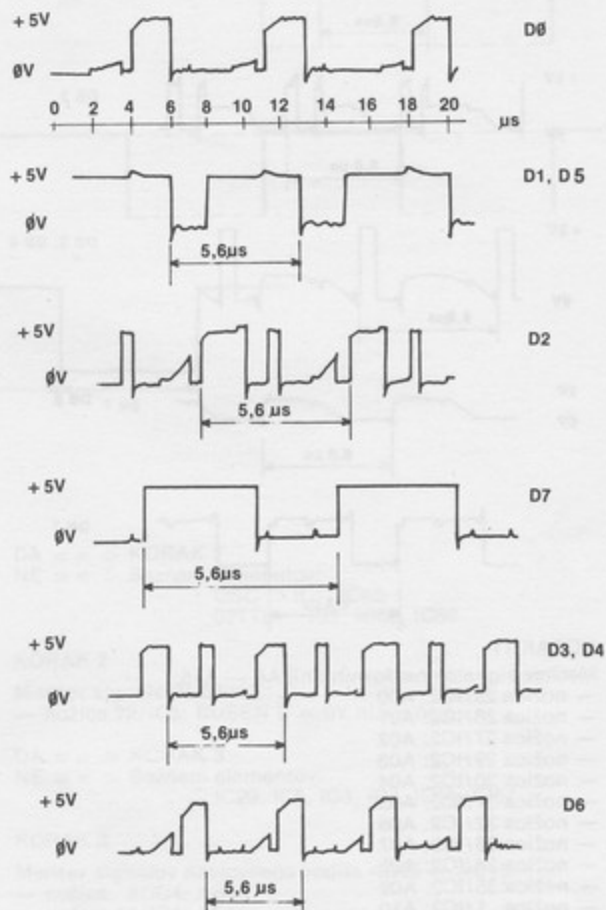
— nožica 4/IC2: D5

— nožica 5/IC2: D6

— nožica 6/IC2: D7

Meritev izvajamo z dvema sonda tako, da na primer na kanal 1 osciloskopa priključimo eno izmed podatkovnih linij (npr. D0), in s tem signalom sinhroniziramo časovno bazo osciloskopa, z drugo sondo pa kanalu 2 osciloskopa po vrsti opazujemo preostale signale.

Signali morajo biti v naslednjem razmerju:



Narisana so približna razmerja med podatkovnimi signali. Ob signalu D0 so navedene približne vrednosti dolžine trajanja posameznih impulzov. Iz teh vrednosti lahko določimo približno dolžino preostalih impulzov. Časovne vrednosti so podane v mikro sekundah (μs). Amplituda signalov je 5V (med 0V in 5V).

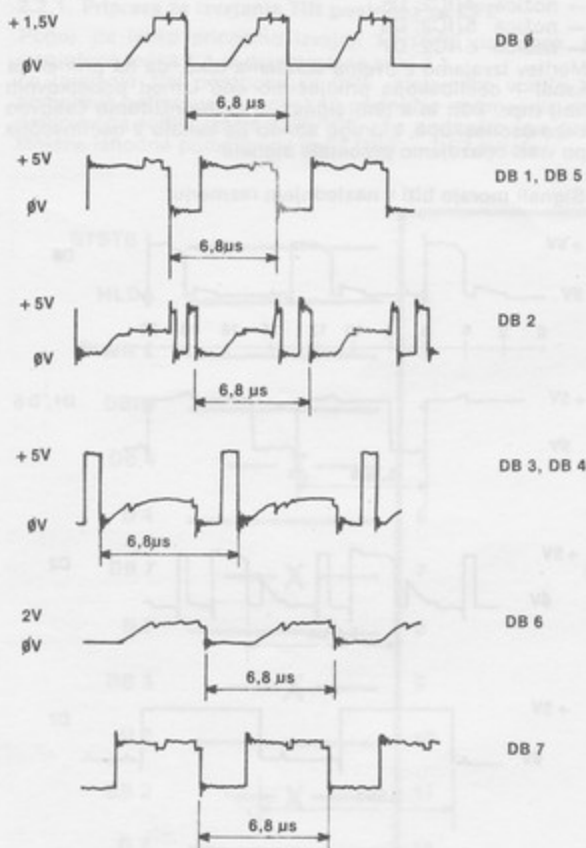
DA == > KORAK 10

NE == > Seznam elementov:
IC2, IC5

KORAK 10

Meritev signalov podatkovnih linij na IC 5 (DB0 — DB7). Ker so te linije odklopljene od vodila zaradi uporabljenega testnega podnožja, se razlikujejo od podatkovnih signalov, izmerjenih na vodilu.

Signale izmerimo s sondo 1:10 (!!!) in imajo naslednjo obliko:



KORAK 11

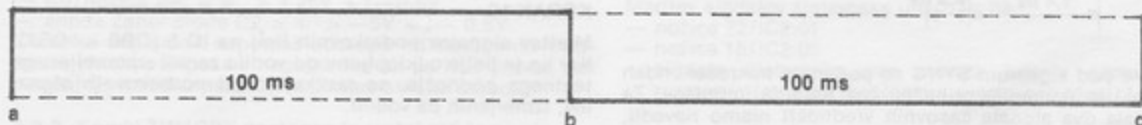
Meritev signalov naslovnih linij A0 — A15:

- nožica 25/IC2: A00
- nožica 26/IC2: A01
- nožica 27/IC2: A02
- nožica 29/IC2: A03
- nožica 30/IC2: A04
- nožica 31/IC2: A05
- nožica 32/IC2: A06
- nožica 33/IC2: A07
- nožica 34/IC2: A08
- nožica 35/IC2: A09
- nožica 1/IC2: A10
- nožica 40/IC2: A11
- nožica 37/IC2: A12
- nožica 38/IC2: A13
- nožica 39/IC2: A14
- nožica 36/IC2: A15

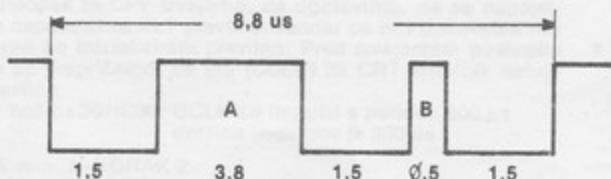
Meritev izvajamo na enak način kot meritev signalov podatkovnih linij.

Približni časovni poteki teh signalov so naslednji:

A15:



Potek signala A15 lahko s krajšo časovno bazo opazujemo takole:



Impulz A (3.8 μ s) utripa s frekvenco približno 0.25 Hz. Pravilen je tudi potek brez impulza B. Signali naslovnih linij A14 do A6 imajo podoben potek kot signal A15. Razlikujejo se samo v krajši periodi a-b-c:

SIGNAL	PERIODA a-b-c
A15	200 ms
A14	100 ms
A13	50 ms
A12	25 ms
A11	12.5 ms
A10	6.25 ms
A09	3.125 ms
A08	3.6 ms
A07	1.54 ms
A06	0.77 ms

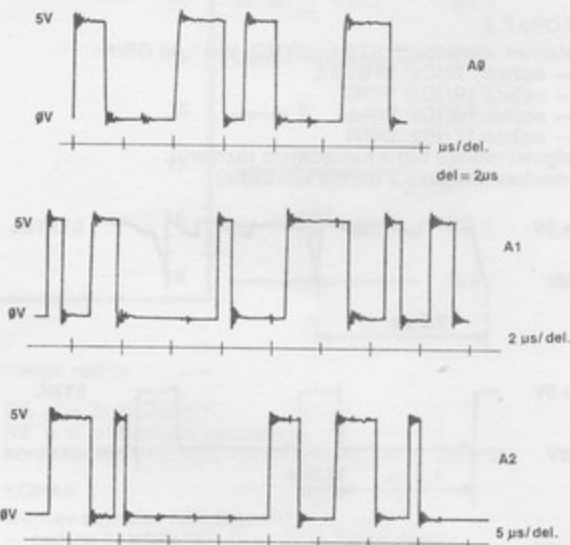
Vrednosti v tabeli so približne. Če opazujemo te signale s krajšo časovno bazo, je njihov časovni potek enak kot za signal A15, le da impulz A utripa hitreje. Hitrost utripanja je odvisna od signala, ki ga opazujemo.

Ker smo podatkovne linije s testnim podnožjem odklopili od procesorja, se procesor obnaša kot števec, ki šteje do 65536 tako, da generira naslovne linije od 0000 do FFFF (šestnajstičko).

Impulz "B" NA ZGORNJI SLIKI JE LAHKO PRISOTEN ALI PA TUDI NE. ČE JE POČASNA IN HITRA PERIODA SIGNALA PRAVILNA, POTEM JE SIGNAL PRAVILN!

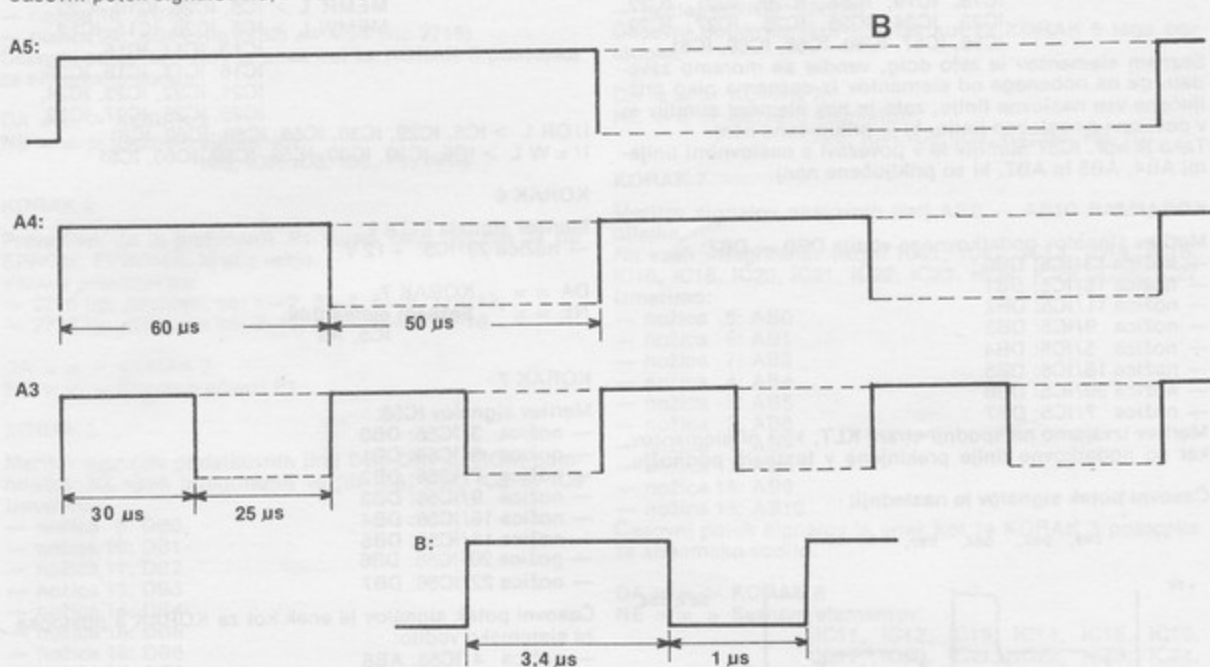
Zgornje pravilo za časovne potoke signalov naslovnih linij ne velja za naslovne linije A0 do A5.

Časovni poteki signalov A0, A1 in A2:



Ob signalu A0 so podane dolžine posameznih delov signala v μ s iz katerih lahko določimo trajanje preostalih dveh.

Časovni potek signalov A3, A4 in A5:



A impulz na zgornji sliki je ves čas trajanja na visokem nivoju.

B impulz na zgornji sliki pa je sestavljen iz vlaka impulzov.

Število teh impulzov je:

- v signalu A5: 16
- v signalu A4: 8
- v signalu A3: 4

DA == > TIN postopek za sistemsko vodilo

NE == > Seznam elementov:
IC2, IC3, IC4

Tu se TIN postopek za CPE konča in če smo vse zahtevane meritve opravili uspešno (DA), CPE skoraj gotovo deluje pravilno in lahko nadaljujemo s TIN postopkom za sistemsko vodilo. Navedli smo le približne oblike in trajanje signalov, zato rezultati lahko delno odstopajo od le-teh.

DA == > KORAK 2

NE == > Seznam elementov:
OSC > IC1, IC65
02TTL > IC1, IC58, IC59

KORAK 2

Meritev signala BUSEN L:

— nožica 22/IC5: BUSEN L = 0V nizek nivo

DA == > KORAK 3

NE == > Seznam elementov:
IC29, IC5, IC3, IC4, IC56, IC57

KORAK 3

Meritev signalov naslovnega vodila AB00 — AB15:

- nožica 3/IC4: AB00
- nožica 18/IC4: AB01
- nožica 9/IC3: AB02
- nožica 12/IC3: AB03
- nožica 7/IC3: AB04
- nožica 14/IC3: AB05
- nožica 5/IC3: AB06
- nožica 18/IC3: AB07
- nožica 3/IC3: AB08
- nožica 16/IC3: AB09
- nožica 16/IC4: AB10
- nožica 5/IC4: AB11
- nožica 12/IC4: AB12
- nožica 7/IC4: AB13
- nožica 14/IC4: AB14
- nožica 9/IC4: AB15

Signali naslovnih linij sistema vodila imajo enake poteka kot naslovne linije procesorja → glej KORAK 9 TIN/CPE postopka.

Razlikujejo se samo v amplitudi signalov. Na izhodnih naslovnih linijah procesorja je zgornji nivo signala definiran in je +5V.

Na izhodnih naslovnih linijah vmesnikov za sistemsko vodilo (IC3 in IC4) pa se zgornji nivo signalov dinamično spreminja med približno 3.9V in 4.9V → pojavi se t. im. "trava", ki nima negativnega vpliva, ker je še v tolerancah TTL vezij. Če pa je ta "trava" večja, pa lahko KLT deluje napačno.

DA == > KORAK 4

NE == > Seznam elementov
IC3, IC4, IC6, IC7, IC9, P1, IC10, IC11,

2.3. TIN postopek za sistemsko vodilo (SV)

2.3.1. Priprava za izvajanje TIN/SV postopka

Pogoj za izvajanje tega postopka sta izpolnjeni točki 1.1 in 2.1 slike 2.2.

Uspešno moramo torej opraviti TIN/CPE postopek. Tudi ta postopek izvajamo s pomočjo osciloskopa in testnega podnožja s slike 2.3.

2.3.2. Koraki TIN/SV postopka in vrstni red izvajanja teh korakov

KORAK 1:

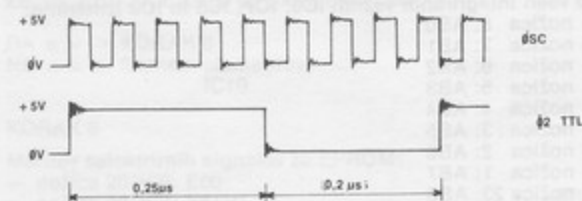
Meritev signalov 02TTL in OSC:

- nožica 6/IC1: 02TTL
- nožica 12/IC1: OSC

Signala morata biti v naslednjem razmerju:

Meritev izvajamo z dvema sondama.

Če ima osciloskop manjšo pasovno širino kot 20 MHz, te meritve ne moramo izvajati popolnoma korektno.



IC12, IC13, IC14, IC15, IC16, IC17,
IC18, IC19, IC54, IC20, IC21, IC22,
IC23, IC24, IC25, IC26, IC27, IC29,
IC56, IC57, IC30, IC58, IC60, IC61.

Seznam elementov je zelo dolg, vendar se moramo zavedati, da na nobenega od elementov iz seznama niso priključene vse naslovne linije, zato je nek element sumljiv le v povezavi z naslovno linijo, ki je priključena nanj. Tako je npr. IC57 sumljiv le v povezavi z naslovnimi linijami AB4, AB5 in AB7, ki so priključene nanj.

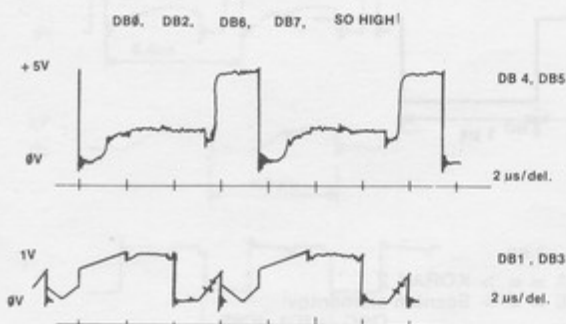
KORAK 4

Meritev signalov podatkovnega vodila DB0 — DB7:

- nožica 13/IC5: DB0
- nožica 16/IC5: DB1
- nožica 11/IC5: DB2
- nožica 9/IC5: DB3
- nožica 5/IC5: DB4
- nožica 18/IC5: DB5
- nožica 20/IC5: DB6
- nožica 7/IC5: DB7

Meritev izvajamo na spodnji strani KLT, kjer ni elementov, ker so podatkovne linije prekinjene v testnem podnožju.

Časovni potek signalov je naslednji:



Signali lahko zaradi druge uporabljene verzije EPROM nekoliko odstopajo od navedenih, vendar pa se mora perioda izmerjenih signalov ujemati z navedeno.

DA == > KORAK 5

NE == > Seznam elementov:

IC5, IC6, IC7, IC8, IC9, IC11, IC12,
IC13, IC14, IC15, IC16, IC17, IC18,
IC20, IC21, IC22, IC23, IC24, IC25,
IC26, IC27, IC29, IC56, IC30, IC58,
IC59, IC60, IC61

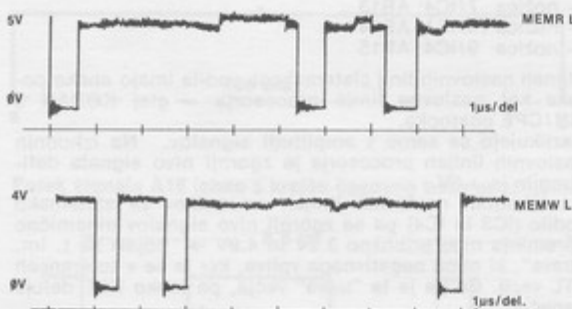
Za seznam sumljivih elementov velja enaka ugotovitev kot za KORAK 3 istega TIN postopka.

KORAK 5

Meritev kontrolnih signalov MEMR L, MEMW L, I/OR L, I/OW L:

- nožica 24/IC5: MEMR L
- nožica 26/IC5: MEMW L
- nožica 25/IC5: I/OR L
- nožica 27/IC5: I/OW L

Časovni potek signalov je naslednji:



MEMW L in I/OW L sta na visokem nivoju.

DA == > KORAK 6

NE == > Seznam elementov:

MEMR L > IC5, IC28, IC10, IC29
MEMW L > IC5, IC28, IC11, IC12,
IC13, IC14, IC15
IC16, IC17, IC18, IC20,
IC21, IC22, IC23, IC24,
IC25, IC26, IC27, IC29

I/OR L > IC5, IC29, IC30, IC58, IC59, IC60, IC61

I/W L > IC5, IC29, IC30, IC58, IC59, IC60, IC61

KORAK 6

Meritev signala INTA L:
— nožica 23/IC5: +12 V

DA == KORAK 7

NE == Seznam elementov:
IC5, R3

KORAK 7

Meritev signalov IC56:

- nožica 3/IC56: DB0
- nožica 5/IC56: DB1
- nožica 7/IC56: DB2
- nožica 9/IC56: DB3
- nožica 16/IC56: DB4
- nožica 18/IC56: DB5
- nožica 20/IC56: DB6
- nožica 22/IC56: DB7

Časovni potek signalov je enak kot za KORAK 4 postopka za sistemsko vodilo:

- nožica 4/IC56: AB8
- nožica 6/IC56: AB9
- nožica 8/IC56: AB10
- nožica 10/IC56: AB11
- nožica 15/IC56: AB12
- nožica 17/IC56: AB13
- nožica 19/IC56: AB14
- nožica 21/IC56: AB15

Časovni potek signalov je enak za KORAK 3 tega postopka.

- nožica 13/IC56: DS2
- nožica 11/IC56: STB
- nožica 2/IC56: MD
- nožica 1/IC56: DS1

Signali so na nizkem nivoju.

DA == > TIN POSTOPEK ZA POMNILNIK

NE == > Seznam elementov
IC56

Tu se TIN postopek za sistemsko vodilo konča in če smo uspešno opravili vse zahtevane meritve, nadaljujemo s TIN postopkom za pomnilnik.

2.4. TIN postopek za pomnilnik

2.4.1. Priprava za izvajanje TIN postopka za pomnilnik

V poglavju 2.1. smo že omenili, da bomo z istim postopkom opisali programski, delovni in video pomnilnik, ker se vsi nahajajo v istem prostoru.

Pogoj za izvajanje tega postopka so izpolnjene točke 1.1, 2.1 in 3.1 s slike 2.2. Uspešno moramo torej opraviti TIN postopka za CPE in sistemsko vodilo. Tudi ta postopek izvajamo s pomočjo osciloskopa in testnega podnožja s slike 2.3.

2.4.2. Koraki TIN postopka za pomnilnik in vrstni red izvajanja teh korakov

KORAK 1

Meritev signalov naslovnih linij AB0 — AB10 EPROM pomnilnika.

Na vseh integriranih veznih IC6, IC7, IC8 in IC9 izmerimo:

- nožica 8: AB0
- nožica 7: AB1
- nožica 6: AB2
- nožica 5: AB3
- nožica 4: AB4
- nožica 3: AB5
- nožica 2: AB6
- nožica 1: AB7
- nožica 23: AB8

— nožica 22: AB9
 — nožica 19: AB10
 — nožica 21: AB11 (tip 2732) ali +5V (tip 2716)
 Časovni potek signalov je enak kot za KORAK 3 postopka za sistemsko vodilo.

DA == > KORAK 2
 NE == > Seznam elementov:
 IC6, IC7, IC8, IC9, P1, IC10

KORAK 2

Preverimo, če je preklopnik P1 vezan tako, kot se za tip EPROM, EPROMA, ki je v vezju.

Vezava preklopnika:

— 2716 tip, povezani so: 1—2, 3—4, 5—6, 11—12;
 — 2732 tip, povezani so: 2—3, 4—5, 6—7, 9—10.

DA == > KORAK 3
 NE == > Pravilno povezi P1

KORAK 3

Meritev signalov podatkovnih linij DB0-DB7 EPROM pomnilnika: Na vseh integriranih vezjih IC6, IC7, IC8 in IC9 izmerimo:

— nožica 9: DB0
 — nožica 10: DB1
 — nožica 11: DB2
 — nožica 13: DB3
 — nožica 14: DB4
 — nožica 15: DB5
 — nožica 16: DB6
 — nožica 17: DB7

Časovni potek signalov je enak kot za KORAK 4 postopka za sistemsko vodilo.

DA == > KORAK 4
 NE == > Seznam elementov
 IC6, IC7, IC8, IC9

KORAK 4

Meritev signalov selektivne logike za programski pomnilnik (EPDEC — IC10):

a) Vhodni signali v vezje IC10

— nožica 1: AB11 (2716) ali AB12 (2732)
 — nožica 2: AB12 (2716) ali AB13 (2732)
 — nožica 3: AB13 (2716) ali AB14 (2732)

Časovni potek signalov je enak za KORAK 3 postopka za sistemsko vodilo.

— nožica 5: MEMR L

Časovni potek signala je enak za KORAK 5 postopka za sistemsko vodilo.

— nožica 6: +5V

DA == > KORAK 5

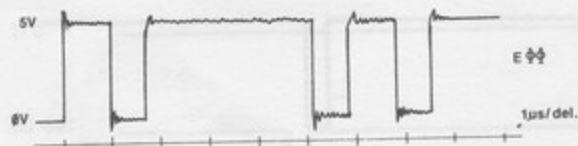
NE == > Seznam elementov:
 IC10, P1, R8, IC5

KORAK 5

Meritev izhodnih signalov dekoderja EPROM (EPDEC — IC10)

— nožica 15: E00
 — nožica 14: E8/10
 — nožica 13: E10/20
 — nožica 12: E20/30

Časovni potek:



Vrednosti so v mikrosekundah
 E8/10, E10/20, E20/30 so na visokem nivoju.

DA == > KORAK 6
 NE == > Seznam elementov:
 IC10

KORAK 6

Meritev selektivnih signalov za EPROM:

— nožica 20/IC6: E00
 — nožica 20/IC7: E8/10

— nožica 20/IC8: E10/20

— nožica 20/IC9: E20/30

Časovni potek korakov je enak kot za KORAK 5 tega postopka.

DA == > KORAK 7
 NE == > Seznam elementov:
 IC6, IC7, IC8, IC9, R4, R5, R6, R7.

KORAK 7

Meritev signalov naslovnih linij AB0 — AB10 RAM pomnilnika.

Na vseh integriranih vezjih IC11, IC12, IC13, IC14, IC15, IC16, IC18, IC20, IC21, IC22, IC23, IC24, IC25, IC26, IC27 izmerimo:

— nožica 5: AB0
 — nožica 6: AB1
 — nožica 7: AB3
 — nožica 4: AB4
 — nožica 3: AB5
 — nožica 2: AB6
 — nožica 1: AB7
 — nožica 17: AB8
 — nožica 16: AB9
 — nožica 15: AB10

Časovni potek signalov je enak kot za KORAK 3 postopka za sistemsko vodilo.

DA == > KORAK 8

NE == > Seznam elementov:
 IC11, IC12, IC13, IC14, IC15, IC16,
 IC17, IC20, IC21, IC22, IC23, IC24,
 IC25, IC26, IC27.

KORAK 8

Meritev signalov podatkovnih linij DB0 — DB7 RAM pomnilnika.

Na vseh integriranih vezjih IC11 do IC18 in IC20 do IC27 izmerimo:

— nožica 14/IC11 — IC18: DB0
 — nožica 13/IC11 — IC18: DB1
 — nožica 12/IC11 — IC18: DB2
 — nožica 11/IC11 — IC18: DB3
 — nožica 14/IC20 — IC27: DB4
 — nožica 13/IC20 — IC27: DB5
 — nožica 12/IC20 — IC27: DB6
 — nožica 11/IC20 — IC27: DB7

Časovni potek signalov je enak za KORAK 3 istega postopka.

DA == > KORAK 9

NE == > Seznam elementov:
 IC11, IC12, IC13, IC14, IC15, IC16,
 IC17, IC18, IC20, IC21, IC22, IC23,
 IC24, IC25, IC26, IC27

KORAK 9

Meritev vhodnih signalov vmesnika za signala MEMR L in MEMW L:

— nožica 4/IC28: MEMR L
 — nožica 7/IC28: MEMW L

Časovni potek obeh signalov je enak kot za KORAK 5 postopka za sistemsko vodilo.

DA == > KORAK 10
 NE == > Seznam elementov:
 IC28

KORAK 10

Meritev izhodnih signalov vmesnika signalov MEMR L in MEMW L:

— nožica 3/IC28: MEMR L (BUF) > signal ima enako obliko kot signal MEMR L
 — nožica 6/IC28: MEMW L (BUF) > signal ima enako obliko kot signal MEMW L

DA == > KORAK 11
 NE == > Seznam elementov:
 IC28, IC49, IC11 — IC18, IC20 — IC27

KORAK 11

Meritev signala MEMW L (BUF) na RAM vezju:

— nožica 10/IC11 — 18, IC20 — 27: MEMW L (BUF)
 Časovni potek signala je enak kot za KORAK 10 tega postopka.

DA == > KORAK 12
 NE == > Seznam elementov:
 IC11 — IC18, IC20, IC27

KORAK 12

Meritev vhodnih signalov dekoderja RAM pomnilnika:

— nožica 1/IC54: AB15

Časovni potek signala je enak kot za KORAK 3 postopka za sistemsko vodilo:

— nožica 2/IC54: AB15 L

signal je inventirana slika signala AB15

— nožica 5/IC19: AB14

Časovni potek signala je enak kot za KORAK 3 postopka za sistemsko vodilo:

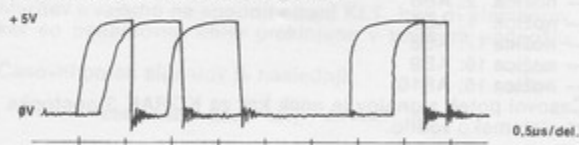
— nožica 1/IC49: MEMW L (BUF)

— nožica 2/IC49: MEMR L (BUF)

Časovni potek obeh signalov je enak kot za KORAK 10 tega postopka:

— nožica 3/IC49: MEMEN

Časovni potek signala je naslednji:



vrednosti so v mikrosekundah; signal ima nedefinirano periodo;

— nožica 1/IC19: AB10

— nožica 2/IC19: AB11

— nožica 3/IC19: AB12

Časovni potek signalov je enak kot za KORAK 3 postopka za sistemsko vodilo;

DA == > KORAK 13

NE == > Seznam elementov:

IC54, IC49, IC19

KORAK 13

Meritev izhodnih signalov selektivnega vezja za RAM pomnilnik:

— nožica 15/IC19: R 8000

— nožica 14/IC19: R 8400

— nožica 13/IC19: R 8800

— nožica 12/IC19: R 8C00

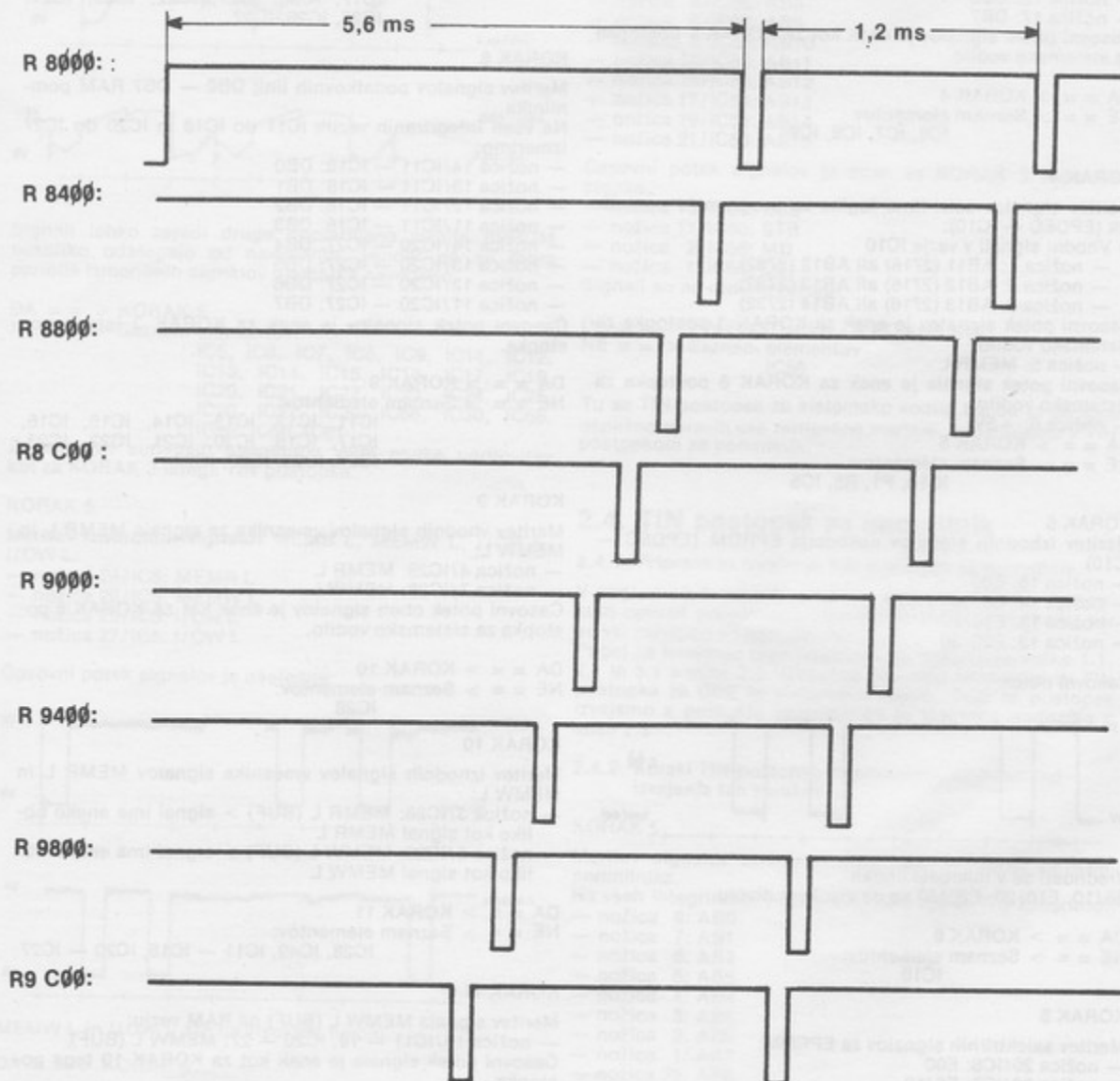
— nožica 11/IC19: R 9000

— nožica 10/IC19: R 9400

— nožica 9/IC19: R 9800

— nožica 7/IC19: R 9C00

Selektivni signali imajo naslednji časovni potek:



Meritev izvajamo z dvema sondama tako, da na en kanal osciloskopa priključimo signal R 8000 in z njim sinhroniziramo. Na drugem kanalu lahko opazujemo preostale signale v narisanim razmerju. Dolžina narisanih impulzov je 4 ms, perioda pa kot ob signalu R 8000.

DA == > KORAK 14
Seznam elementov:
IC 19

KORAK 14

Meritev selektivnih signalov na RAM vezjih:

- nožica 8/IC11, IC20: R 8000
- nožica 8/IC12, IC21: R 8400
- nožica 8/IC13, IC22: R 8800
- nožica 8/IC14, IC23: R 8C00
- nožica 8/IC15, IC24, R 9000
- nožica 8/IC16, IC25, R 9400
- nožica 8/IC17, IC26: R 9800
- nožica 8/IC18, IC27: R 9C00

Časovni potek signalov je enak kot za KORAK 13 tega postopka.

DA == > TIN postopek za V/I krmilnike
NE == > Seznam elementov
IC11 — IC18, IC20 — IC27

2.5. TIN postopek za V/I krmilnike

2.5.1. Priprava za izvajanje TIN postopka za V/I krmilnike

Pogoj za izvajanje tega postopka so izpolnjene točke 1.1, 2.1, 3.1 in 4.1 iz slike 2.2. Uspešno moramo opraviti postopke za CPE, sistemsko vodilo in pomnilnik. Na sliki 2.1 vidimo, da so V/I krmilnik na eni strani priključeni na sistemsko vodilo, na drugi strani pa na V/I naprave. Tako lahko tudi ta postopek razdelimo na dva dela:

- TIN postopek sistema dela V/I krmilnikov
- TIN postopek za V/I dela V/I krmilnikov

2.5.2. TIN postopek sistema dela V/I krmilnikov

V okviru tega postopka preverimo, če imajo V/I krmilniki za pravilno delovanje sistema vodila vse potrebne signale.

Meritev izvajamo z osciloskopom in testnim podnožjem. KER LAHKO NAPAKA NA SIGNALIH SISTEMA VODILA ENEGA V/I KRMILNIKA POVZROČI, DA SE NE NEPRAVILNO OBNAŠA NEK DRUG ALI VSI V/I KRMILNIKI, MORAMO PREVERITI VSE SIGNALNE VSEH V/I KRMILNIKOV.

KORAK 1

Meritev vhodnih signalov selektivne logike dekoderja V/I krmilnikov:

- nožica 1/IC57: AB4
- nožica 2/IC57: AB5
- nožica 3/IC57: AB7
- nožica 4/IC57: AEN 0V
- nožica 6/IC57: +5V

Časovni poteki signalov AB4, AB5 in AB7 so enaki kot za KORAK 3 postopka za sistemsko vodilo.

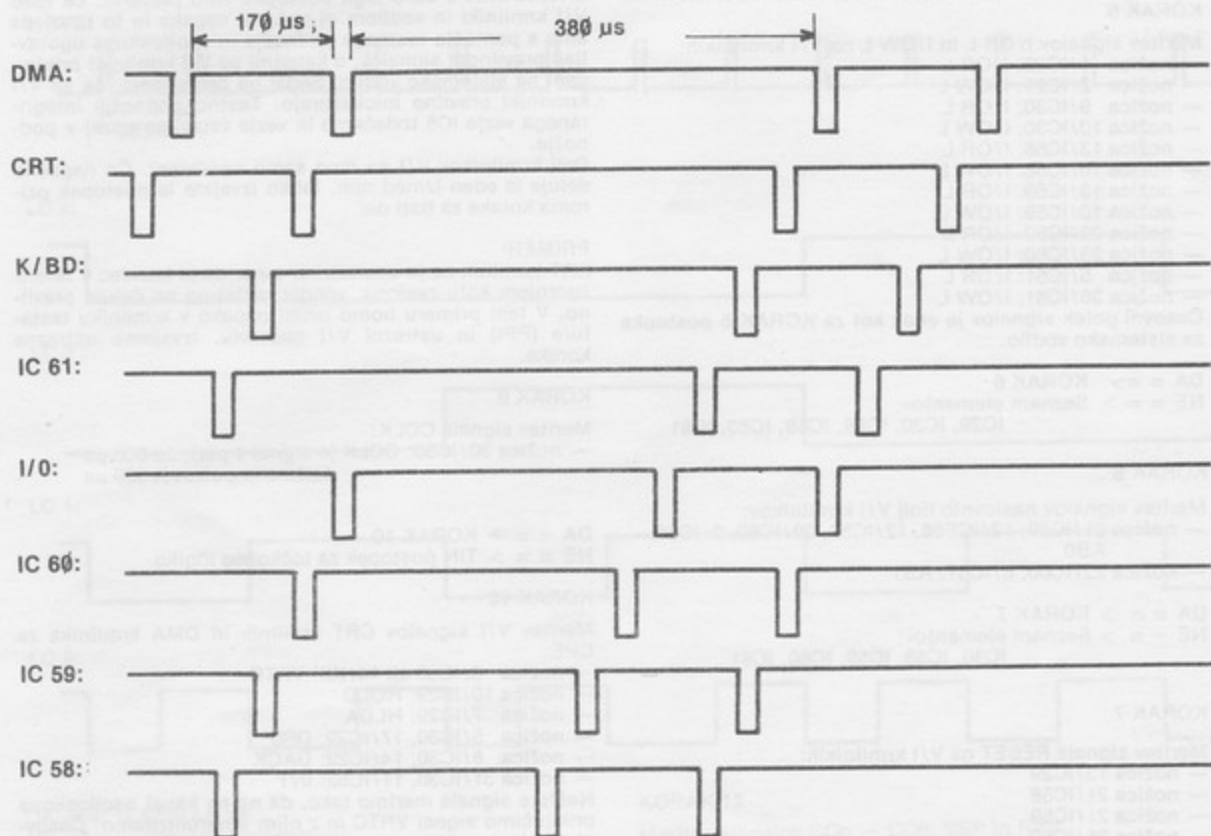
DA == > KORAK 2
NE == > Seznam elementov:
IC 57

KORAK 2

Meritev izhodnih signalov dekoderja V/I krmilnikov:

- nožica 15/IC57: DMA
- nožica 14/IC57: CRT
- nožica 13/IC57: K/BD
- nožica 12/IC57: IC61
- nožica 11/IC57: I/O
- nožica 10/IC57: IC60
- nožica 9/IC57: IC59
- nožica 7/IC57: IC58

Časovni potek signalov je naslednji:



Meritev izhodnih signalov V/I dekoderja izvajamo s pomočjo dvokanalnega osciloskopa in dveh sond. Na en kanal priključimo signal DMA, na drugem kanalu pa po vrsti opazujemo preostale signale z zgornje slike.

DA == > KORAK 3
NE == > Seznam elementov:
IC57

KORAK 3

Meritev izhodnih signalov V/I dekoderja na V/I krmilnikih:

- nožica 11/IC29
- nožica 22/IC30
- nožica 11/IC58
- nožica 11/IC59
- nožica 21/IC60
- nožica 6/IC61

DA == > KORAK 4
NE == > Seznam elementov:
IC29, IC30, IC58, IC59, IC60, IC61

KORAK 4

Meritev signalov podatkovnih linij na vseh V/I krmilnikih:

- nožice 30/IC29, 12/IC30, 27/IC58, 27/IC59, 8/IC60
34/IC61: DB0
- nožica 29/IC29, 13/IC30, 28/IC58, 28/IC59, 7/IC60,
33/IC61: DB1
- nožica 28/IC29, 14/IC30, 1/IC58, 1/IC59, 6/IC60,
32/IC61: DB2
- nožica 27/IC29, 15/IC30, 2/IC58, 2/IC59, 5/IC60,
31/IC61: DB3
- nožica 26/IC29, 16/IC30, 5/IC58, 5/IC59, 4/IC60,
30/IC61: DB4
- nožica 23/IC29, 17/IC30, 6/IC58, 6/IC59, 3/IC60,
29/IC61: DB5
- nožica 22/IC29, 18/IC30, 7/IC58, 7/IC59, 2/IC60,
28/IC61: DB6
- nožica 21/IC29, 19/IC30, 8/IC58, 8/IC59, 1/IC60,
27/IC61: DB7

Časovni potek signalov je enak kot za KORAK 4 postopka za sistemsko vodilo.

DA == > KORAK 5
NE == > Seznam elementov:
IC29, IC30, IC58, IC59, IC60, IC61

KORAK 5

Meritev signalov I/OR L in I/OW L na V/I krmilnikih:

- nožica 1/IC29: I/OR L
- nožica 2/IC29: I/OW L
- nožica 9/IC30: I/OR L
- nožica 10/IC30: I/OW L
- nožica 13/IC58: I/OR L
- nožica 10/IC58: I/OW L
- nožica 13/IC59: I/OR L
- nožica 10/IC59: I/OW L
- nožica 22/IC60: I/OR L
- nožica 23/IC60: I/OW L
- nožica 5/IC61: I/OR L
- nožica 36/IC61: I/OW L

Časovni potek signalov je enak kot za KORAK 5 postopka za sistemsko vodilo.

DA == > KORAK 6
NE == > Seznam elementov:
IC29, IC30, IC58, IC59, IC60, IC61

KORAK 6

Meritev signalov naslovnih linij V/I krmilnikov:

- nožica 21/IC30, 12/IC58, 12/IC59, 20/IC60, 9/IC61:
AB0
- nožica 22/IC60, 8/IC61: AB1

DA == > KORAK 7
NE == > Seznam elementov:
IC30, IC58, IC59, IC60, IC61

KORAK 7

Meritev signala RESET na V/I krmilnikih:

- nožica 13/IC29
- nožica 21/IC58
- nožica 21/IC59
- nožica 35/IC60

Meritve izvajamo tako, da izklopimo in vklopimo terminal; signal RESET se mora postaviti na visoki nivo, po približno 0,5 sekunde pa pade na nizek nivo.

DA == > KORAK 8
NE == > Seznam elementov:
IC29, IC58, IC59, IC60

KORAK 7

Meritev signala 02TTL na V/I krmilnikih:

- nožica 12/IC29
- nožica 20/IC58
- nožica 20/IC59

Časovni potek signala je enak kot za KORAK 1 postopka za sistemsko vodilo.

DA == > KORAK 8
NE == > Seznam elementov:
IC29, IC58, IC59

KORAK 8

Meritev signalov DMA krmilnika:

- nožica 32/IC29: AB0
- nožica 33/IC29: AB1
- nožica 34/IC29: AB2
- nožica 35/IC29: AB3
- nožica 37/IC29: AB4
- nožica 38/IC29: AB5
- nožica 39/IC29: AB6
- nožica 40/IC29: AB7

Časovni potek signalov je enak kot za KORAK 3 postopka za sistemsko vodilo.

- nožica 3/IC29: MEMR L
- nožica 4/IC29: MEMW L

Časovni potek obeh signalov je enak za KORAK 5 postopka za sistemsko vodilo.

- nožica 6/IC29: READY > visok nivo

DA == > TIN postopek za V/I del V/I krmilnikov
— korak 9

NE == > Seznam elementov:
IC56

2.5.3. TIN postopek V/I dela V/I krmilnikov

V KORAKIH 1 do 8 tega postopka smo preverili, če med V/I krmilniki in vodilom ni nobene napake in to tako, da smo s pomočjo testnega podnožja in osciloskopa ugotavljali pravilnost signalov, s katerimi so V/I krmilniki priključeni na sistemsko vodilo. Sedaj pa preverjamo, če se V/I krmilniki pravilno inicializirajo. Testno podnožje integriranega vezja IC5 izvlečemo in vezje vstavimo nazaj v podnožje.

Deli krmilnikov V/I so med samo neodvisni. Če napačno deluje le eden izmed njih, lahko izvajate le postopek oziroma korake za tisti del.

PRIMER:

CRT krmilnik se je inicializiral tako, da je kazalec v levem zgornjem kotu zaslona, vendar tastatura ne deluje pravilno. V tem primeru bomo iskali napako v krmilniku tastature (PPI) in ustrezni V/I napravili. Izvajamo ustrezne korake.

KORAK 9

Meritev signala CCLK:

- nožica 30/IC30: CCLK je signal s periodo 600 μ s dolžina impulzov je 300 μ s

DA == > KORAK 10
NE == > TIN postopek za točkovno logiko.

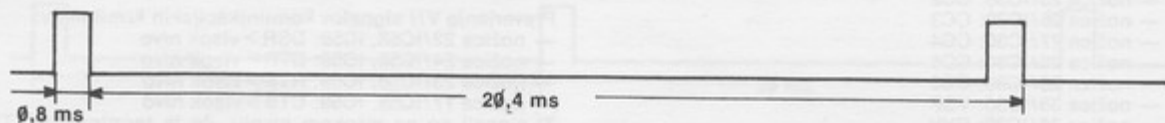
KORAK 10

Meritev V/I signalov CRT krmilnik in DMA krmilnika za CPE:

- nožica 8/IC30 ali 14/KII: VRTC
- nožica 10/IC29: HOLD
- nožica 7/IC29: HLDA
- nožica 5/IC30, 17/IC29: DR0
- nožica 6/IC30, 14/IC29: DACK
- nožica 31/IC30, 11/IC52: INT

Naštete signale merimo tako, da na en kanal osciloskopa priključimo signal VRTC in z njim sinhroniziramo. Časovni potek signalov je naslednji:

VRTC:



HLDA, HOLD, DRQ:)RQ:



DACK:



INT:



DA == > KORAK 11
 NE == > Seznam elementov:
 IC29, IC30

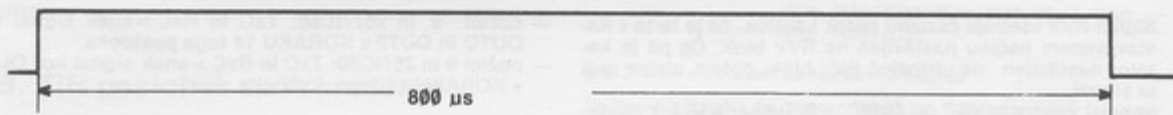
- nožica 1/IC30: LC3
- nožica 2/IC30: LC2
- nožica 3/IC30: LC1
- nožica 4/IC30: LC0

KORAK 11

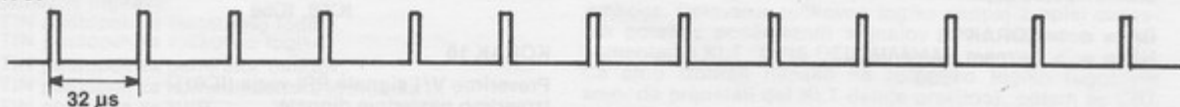
Meritev signalov LC0 — LC3 in HRTC:
 — nožica 14/K11: VRTC

Meritev izvajamo tako, da en kanal osciloskopa priključimo signal VRTC, na drugem kanalu pa opazujemo navedene signale, ki so v naslednjem razmerju:

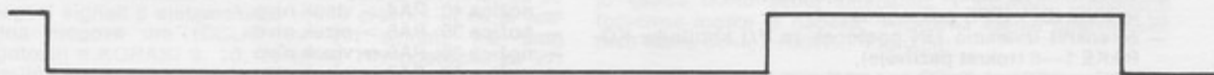
VRTC:



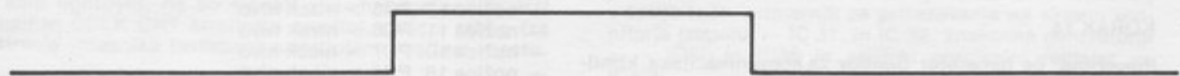
HRTC:



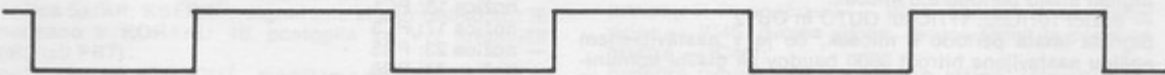
LC 3:



LC 2:



LC 1:



LC 0:



DA == > KORAK 12
 NE == > Seznam elementov:
 IC30

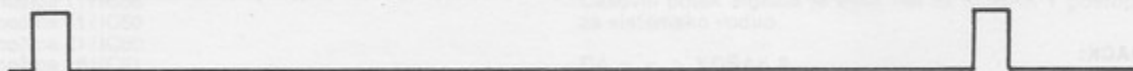
KORAK 12

Meritev signalov CCo — CC6, VSP in RVV:
 — nožica 23/IC30: CC0

- nožica 24/IC30: CC1
- nožica 25/IC30: CC2
- nožica 26/IC30: CC3
- nožica 27/IC30: CC4
- nožica 28/IC30: CC5
- nožica 29/IC30: CC6
- nožica 35/IC30: VSP
- nožica 36/IC30: RVV

Na en kanal osciloskopa priključimo signal VRTC, s katerim sinhroniziramo, na drugem kanalu pa opazujemo navedene signale, ki so v naslednjem razmerju:

VRTC:



CC5:

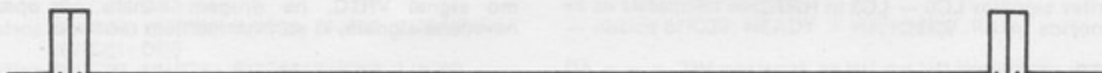


CC0, CC1, CC2, CC3, CC4 in CC6 so vsi na nizkem nivoju.

VSP:



RVV:



Signal RVV vsebuje časovni potek kazalca, če je le-ta v nastavitvenem načinu nastavljen na RVV blok. Če pa je kazalec nastavljen na utripajoč RVV blok, potem utripa tudi ta signal.

Impulzi v signalu VSP so širši, če je funkcija U/L v nastavitvenem načinu nastavljena "SPODAJ", v nasprotnem primeru pa so ožji.

DA == > KORAK 13

NE == > Seznam elementov:
IC30

KORAK 13

V tem koraku preverimo, če tipkovnica pravilno deluje, takrat lahko ta korak izpustimo.

Če tipkovnica ne deluje ali ne deluje pravilno,

- je vezje IC61 (PPI) pokvarjeno,
- še enkrat izvajamo TIN postopek za V/I krmilnike KORAKE 1—8 (tokrat pazliverje),
- izvajamo TIN postopek za tastaturno logiko.

Ko odkrijemo morebitno napako v logiki za tipkovnico, nadaljujemo s KORAKOM 14.

KORAK 14

Preverimo, če generator Baudov za komunikacijska krmilnika deluje pravilno:

Izmerimo naslednje signale:

- nožice 9/IC60, 15/IC60, 18/IC60: CLK0, CLK1, CLK2

Signali imajo periodo 0.8 micsek.

- nožici 10/IC60, 17/IC60: OUT0 in OUT2

Signala imata periodo 6 micsek, če je v nastavitvenem načinu nastavljena hitrost 9600 baudov za glavni komunikacijski kanal.

- nožica 13/IC60: OUT1

Signal ima periodo 60 micsek, če je v nastavitvenem načinu nastavljena hitrost 1200 baudov za pomožni komunikacijski kanal (tiskalnik).

- nožice 11/IC60, 14/IC60, 16/IC60: GATE0, GATE1 in GATE2

Signali so na visokem nivoju.

DA == > KORAK 15

NE == > Seznam elementov:
IC60, IC65, IC54, R39

KORAK 15

Preverjanje V/I signalov komunikacijskih krmilnikov:

- nožica 22/IC58, IC59: DSR > visok nivo

- nožica 24/IC58, IC59: DTR > visok nivo

- nožica 23/IC58, IC59: RTS > visok nivo

- nožica 17/IC58, IC59: CTS > visok nivo

Ti signali so na visokem nivoju, če je terminal (KLT) v lokalnem načinu.

- nožica 3/IC58, IC59: RxD > visok nivo

- nožica 19/IC58, IC59: TxD > visok nivo

- nožici 9 in 25/IC58: TxC in RxC > enak signal kot OUT0 in OUT2 v KORAKU 14 tega postopka

- nožici 9 in 25/IC59: TxC in RxC > enak signal kot OUT1 v KORAKU 14 tega postopka

DA == > KORAK 16

NE == > Seznam elementov:
IC58, IC59

KORAK 16

Preverimo V/I signale PPI vezja (IC61)

Izmerimo naslednje signale:

- nožica 4: PA0 > nizek nivo

- nožica 3: PA1 > nizek nivo

- nožica 2: PA2 > visok nivo

- nožica 1: PA3 > visok nivo

- nožica 40: PA4 > visok nivo

- nožica 39: PA5 > nizek nivo

- nožica 38: PA6 > visok nivo

- nožica 37: PA7 > nizek nivo

- nožica 14: PC0 > nizek nivo

- nožica 16: PC2 > nizek nivo

- nožica 13: PC4 > visok nivo

- nožica 12: PC5 > nizek nivo

- nožica 11: PC6 > nizek nivo

- nožica 10: PC7 > nizek nivo

- nožica 18: PB0 > visok nivo

- nožica 19: PB1 > visok nivo

- nožica 20: PB2 > visok nivo

- nožica 21: PB3 > visok nivo

- nožica 15: PC1

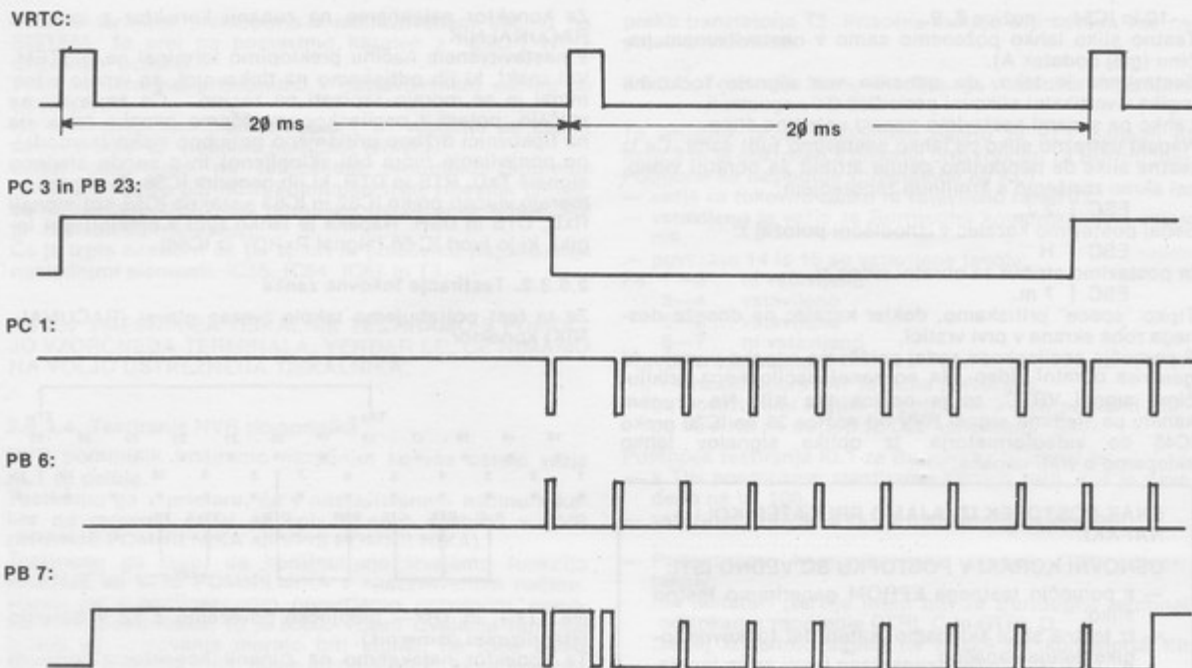
- nožica 17: PC3

- nožica 23: PB5

- nožica 24: PB6

- nožica 25: PB7

Signali PC1, PC3, PB5, PB6 in PB7 so dinamični in jih merimo tako, da na en kanal osciloskopa priključimo signal VRTC in z njim sinhroniziramo. Signali imajo naslednji potek:



DA == > TIN postopek za V/I naprave
 NE == > Seznam elementov:
 IC60, IC66, R53, R54, R55, R56, R57,
 R40, R41, T2, R42, R43, R74, C39,
 R44, R75, IC47

Tu smo končali TIN postopek za V/I krmilnike. Izvajali smo samo tisti postopek potreben glede na vrsto napake. Nadaljujemo s TIN postopkom potrebnim glede na vrsto napake.

PB6 v KORAKU 16 postopka za V/I krmilnike. Enak signal moramo izmeriti tudi na nožicah 2, 8, 9, 11 in IC55. Na nožici 3 IC55 in 14 IC2 pa je enak signal, le da ima dodan prekinitveni impulz CRT krmilnika (signal INT na nožici 11 IC 52)

DA == > TIN postopek za točkovno logiko
 NE == > Seznam elementov:
 R74, R43, C39, R44, R75, IC47, C40,
 R46, R38, IC55

2.6. TIN postopek za V/I naprave

TIN postopek za V/I naprave je razdeljen na postopke za posamezne naprave:

- TIN postopek za tastaturno logiko.
- TIN postopek za točkovno logiko.
- TIN postopek za generator baudov,
- TIN postopek za komunikacijska krmilnika in
- TIN postopka za NVR.

Za vsakega od teh postopkov je potrebno pravilno delovanje tastature, ki jih lahko izvajamo le z njeno pomočjo. Pogoji za to, da tastatura deluje pravilno, je pravilno delovanje CRT krmilnika. CRT krmilnik deluje pravilno, če so njegovi signali s sistemskega vodila pravilni in če je pravilna njegova ura (CCLK) ter V/I signali, kar smo ugotovili s KORAKI 9, 10, 11 in 12 TIN postopka za V/I krmilnike.

2.6.1. TIN postopek za tastaturno logiko

Če smo ugotovili, da so signali sistemskega vodila, V/I signali in CCLK CRT krmilnika pravilni, potem lahko (za testiranje vmesnika tastature) nadaljujemo na tem mestu.

KORAK 1

Izmerimo, če pravilno deluje vezje za izločevanje sinhronizacijskih impulzov iz signala tastature:

- nožica 5a/KII: KSERIN >signal ima enako obliko kot je narisano v KORAKU 16 postopka za V/I krmilnike (signali PB7)
- nožica 6c/KII:KSEROUT signal ima enako obliko kot je narisano v KORAKU 16 postopka za V/I krmilnike (signal PB5)
- nožica 2/IC47: to so prožilni impulzi za monostabilni flip — flop in imajo podoben potek kot signal PB7, le da je diferenciran (eksponencialno upadanje impulzov)
- nožica 3/IC47: signal ima enako obliko kot je narisano za signal PB1 v KORAKU 16 postopka za V/I krmilnike
- nožica 13/IC47: to so izločeni sinhronizacijski impulzi tastaturnega signala in imajo enak potek kot signal

2.6.2. TIN postopek za točkovno logiko

Točkovna logika je sicer dokaj kompleksen del logične kartice, vendar jo lahko sistematično razdelimo na posamezne podsklope, ki opravljajo med sabo dokaj neodvisne funkcije. Delovanje točkovne logike skupaj z opisi časovnih potekov posameznih signalov lahko najdemo v dokumentaciji KLT "OPIS DELOVANJA".

Če smo izolirali napako na točkovno logiko (ugotovili smo, da preostali del KLT deluje pravilno), potem se CRT krmilnik skupaj s preostalim sistemom pravilno inicializira. Na ekranu zagotovo imamo neko sliko, s pomočjo tastature in testnega EPROM pa lahko (če smo jo predhodno usposobili) generiramo testno sliko, s pomočjo katere lahko sedaj sklepamo, v katerem podsklopu točkovne logike je napaka. Točkovna logika opravlja več med samo dokaj neodvisnih funkcij:

- generira signal znakovne ure CCLK (oscilator — IC34, delilnik frekvence z dva
- IC33, delilnik frekvence s sedem — IC41 in IC43);
- prekodira ASCII znake, ki jih generira CRT krmilnik, v serijo točk, primernih za prikazovanje na ekranu monitorja (zapaha — IC 31, in IC 32, znakovna generatorja — IC37 in IC38 in serijski pomikalni register — IC40);
- oblikuje horizontalne in vertikalne sinhronizacijske impulze (monostabilna flip-flopa — IC47 in IC48);
- zakasni signale atributov za periodo ene znakovne ure (utripajoči in podčrtani — IC44, obratni in osvetljeni video — IC45, dvojna višina, dvojna širina in posebna grafika — IC46);
- generira dvojno širino in dvojno višino (števec IC35, delilnik frekvence z dva — IC39 in selektorja IC36 in IC42)
- sestavi video signal iz:
 - izhodnega signala pomikalnega registra (IC40),
 - video atributov in
 - sinhronizacijskih impulzov.

To vezje smo v skripti OPIS DELOVANJA imenovali VIDEOFORMATOR in ga sestavljajo vrata: IC49, IC50, IC51, IC52, IC54, IC55 in tranzistor T1.

- generira signal (OZAD) za svetlo ozadje (IC61 — signal CELRVV, IC52 — nožice 8, 9, 10, IC50 — nožice 8, 9,

10 in IC54 — nožice 8, 9.

Testno sliko lahko požene samo v nastavitvenem načinu (glej dodatek A).

Sestavljena je tako, da generira vse signale točkovne logike v vertikalni slikovni periodi.

Lahko pa si sami sestavimo napaki ustrezno sliko.

Napaki ustrezno sliko pa lahko sestavimo tudi sami. Če iz testne slike da nepravilno deluje atribut za obratni video, cel ekran zbrišemo s krmilnim zaporedjem:

ESC [2 J.

Sedaj postavimo kazalec v izhodiščni položaj z:

ESC [H

in postavimo atribut za obratni video z:

ESC [7 m.

Tipko "space" pritisčemo, dokler kazalec ne doseže desne roba ekrana v prvi vrstici.

S pomočjo osciloskopa sedaj poiščemo napako v vezju, ki generira obratni video. Na en kanal osciloskopa priključimo signal VRTC, to je nožica 14c K11. Na drugem kanalu pa sledimo signal RVV od nožice 36 na IC30 preko IC45 do videoformatorja. Iz oblike signalov lahko sklepamo o vrsti napake.

ENAK POSTOPEK IZVAJAMO PRI KATERIKOLI NAPAKI.

OSNOVNI KORAKI V POSTOPKU SO VEDNO ISTI:

- s pomočjo testnega EPROM generiramo testno sliko,
- iz testne slike sklepamo, kateri del točkovne logike deluje napačno,
- generiramo napaki ustrezno testno sliko (v tem koraku uporabimo krmilna zaporedja iz NAVODIL ZA UPORABO),
- s pomočjo osciloskopa ugotavljamo pravilnost signalov v vezju, ki verjetno deluje napačno.

ZGORAJ SMO ZA VSE PODSKLOPE TOČKOVNE LOGIKE NAVEDLI GLAVNE ELEMENTE, KI SE STAVLJAJO VEZJE ZA OPRAVLJANJE DOLOČENE FUNKCIJE, NPR. GENERIRANJE NEKEGA ATRIBUTA. VEZJE, KI VERJETNO DELUJE NAPAČNO, ANALIZIRAMO VEDNO TAKO, DA PRIČNEMO Z MERITVAMI SIGNALOV, KI JIH GENERIRA CRT KRMILNIK. NA TEJ STRANI PRIČNEMO ZATO, KER SKORAJ VSE SIGNALNE ZA TOČKOVNO LOGIKO GENERIRA CRT KRMILNIK IN TI SIGNALI SE POTEK PREKO NJEGA PREENESEJO IN PREDELAJO DO VIDEOFORMATORJA.

Opisanega postopka ne moremo uporabiti le v primeru napake v vezju za generiranje signala CCLK, ker takrat nimamo signala CCLK, ne deluje niti CRT krmilnik niti tastatura niti preostala točkovna logika.

Kot pri predhodnih postopkih moramo tudi najprej preveriti prisotnost tega signala.

POTEM, KO SMO PREVERILI OZIROMA USPOSOBILI VEZJE ZA GENERIRANJE CCLK SIGNALA, NADALJUJEMO TIN POSTOPEK TAM, KJER SMO GA PREKINILI.

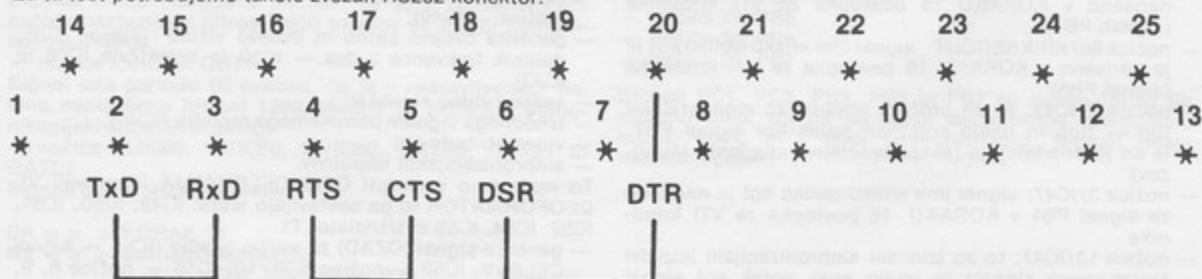
TESTNI POSTOPEK ZA TOČKOVNO LOGIKO JE KONČAN TAKRAT, KO SE NA EKRANU GENERIRA PRAVILNA TESTNA SLIKA!!!

2.6.3. TIN postopek za komunikacijske vmesnike

Ta postopek izvajamo šele potem, ko smo usposobili tipkovnico in video del KLT (CRT krmilnik in točkovno logiko), ker lahko le s pomočjo teh izvajamo ta test. Razen tega potrebujemo za izvajanje teh testov še posebne prekonektorje, ki jih priključimo na izhodne konektorje za RAČUNALNIK ali TISKALNIK.

2.6.3.1. Testiranje glavnega RS232 vmesnika

Za ta test potrebujemo takole zvezan RS232 konektor:

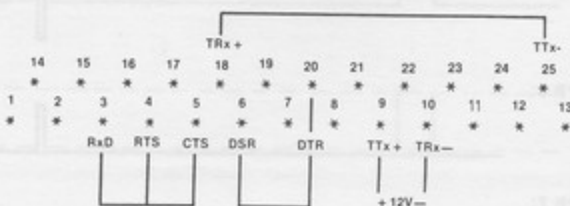


Za konektor natakne na zunanji konektor z imenom RAČUNALNIK.

V nastavitvenem načinu preklopimo terminal na SISTEM. Vsi znaki, ki jih odtipkamo na tipkovnici, se vrnejo v terminal in se morajo zapisati na zaslon. Če se znaki ne vračajo, potem z osciloskopom iščemo napako tako, da na tipkovnici držimo pritisnjeno poljubno tipko (samodejno ponavljanje mora biti vklopljeno) in s sondo sledimo signale TxD, RTS in DTR, ki jih generira IC58. Ti signali se morajo vračati preko IC62 in IC63 nazaj na IC58 kot signali RxD, CTS in DSR. Napaka je lahko tudi v prekinitveni logiki, ki jo tvori IC 55 (signal RxRDY iz IC58).

2.6.3.2. Testiranje tokovne zanke

Za ta test potrebujemo takole zvezan glavni (RAČUNALNIK) konektor.



Na TTx+ in TRx- priključka povežemo z 12 V baterijo (stabilizirani usmernik).

Ta konektor natakne na zunanji konektor z imenom RAČUNALNIK.

V nastavitvenem načinu preklopimo terminal na SISTEM. Vsi znaki, ki jih odtipkamo na tipkovnici, se vrnejo v terminal in se morajo zapisati na zaslon. Če se znaki ne vračajo, potem z osciloskopom iščemo napako tako, da na tipkovnici držimo pritisnjeno poljubno tipko (samodejno ponavljanje mora biti vklopljeno) in s sondo sledimo signale TxD, RTS in DTR, ki jih generira IC58. Ti signali se morajo vračati preko vezja za tokovno zanko, ki jo sestavljajo optična spojnika OP1 in OP2 ter tranzistorji T7, T8 in T9 z dodatnimi pasivnimi elementi, nazaj na IC58 kot signali RxD, CTS in DSR.

2.6.3.3. Testiranje pomožnega komunikacijskega vmesnika za TISKALNIK

Komunikacijski vmesnik za tiskalnik testiramo tako, da povežemo pomožni RS 232 konektor (TISKALNIK) terminala, ki ga testiramo na glavni RS 232 konektor, (RAČUNALNIK) vzorčnega terminala takole:



Komunikacijski parametri za tiskalnik testiranega terminala se morajo ujemati s komunikacijskimi parametri za sistem vzorčnega terminala takole:



Glej poglavje, ki opisuje nastavitveni način delovanja v NAVODILIH ZA UPORABO.

Vzorčni terminal preklopimo v nastavitvenem načinu na SISTEM, še prej pa postavimo kazalec z "ESC [H" v izhodiščni položaj.

Testirani terminal preklopimo v nastavitvenem načinu na LOKALNO.

Na testiranem terminalu z "ESC * 8" vpišemo po celem zaslonu črke "E" (lokalno poljuben vzorec).

Sedaj odtipkamo na testiranem terminalu zaporedje "ESC [i" in če pomožni komunikacijski vmesnik deluje, se na zaslonu vzorčnega terminala izpiše enak vzorec kot je zapisan na testiranem.

Če je izpis napačen ali pa sploh ni poiščemo napako med naslednjimi elementi: IC55, IC64, IC67 in T3.

RS 232 VMESNIK ZA TISKALNIK TESTIRAMO S POMOČJO VZORČNEGA TERMINALA, VENDAR LE, ČE NIMAMO NA VOLJO USTREZNEGA TISKALNIKA.

2.6.3.4. Testiranje NVR pomnilnika

NVR pomnilnik testiramo nazadnje, ko vse ostalo vezje KLT že deluje.

Testiramo ga v primeru, če v nastavitvenem načinu nika kor ne moremo čitati ali vpisati novo vsebino v NVR (BRANJE POMNILNIKA ali VPIS POMNILNIKA).

Testiramo ga tako, da kontinuirano izvajamo funkcijo BRANJE ali VPIS POMNILNIKA v nastavitvenem načinu. Hkrati pa z osciloskopom preverjamo pravilnost signalov NVR pomnilnika, to je IC66. V času izvajanja funkcije branja ali vpisovanja morajo biti signali na IC66 enaki istim signalom na IC61, razen signala AS L, ki se invertira

preko tranzistorja T2. Prisotne morajo biti seveda vse napajalne napetosti.

2.6.3.5. Testiranje komunikacijskega vmesnika za terminal Burroughs TD 830

Ta vmesnik je na stiskalnem načrtu za KLT narisano na listu 3 in je obkrožen s črtkano črto (dodati za Burroughs). Potrebne so naslednje spremembe na KLT:

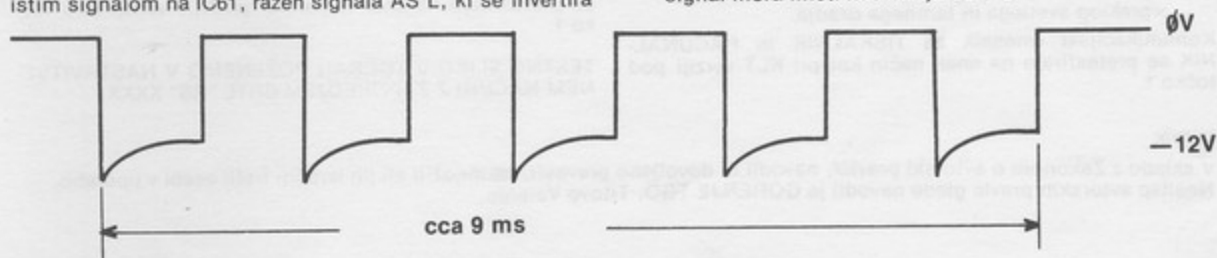
- vezje za tokovno zanko ni vstavljeno razen T7,
- vstavljeno je vezje za Burroughs komunikacijski vmesnik,
- povezave 14 in 15 so vstavljene takole:

- P4: 1—3 ... ni vstavljeno
 3—4 ... vstavljeno
 5—6 ... vstavljeno
 8—7 ... ni vstavljeno

- P5: ... ni vstavljeno
 namesto upora R47 je žična prevezava.
 — na povezovalni kartici je potrebno z žico povezati nožico 5c s KII na nožico 12 D25 konektorja MAIN.

Postopek testiranja KLT za Burroughs terminal je:

- s TIN postopkom stestiramo kartico tako, kot je navedeno na VT 100,
- vstavimo EPROM-e za TD 830 terminal z oznako:
- Pretestiramo komunikacijski vmesnik (TDI adapter) takole:
 - :na tastaturi (verzija mora biti za Burroughs terminal) odtipkamo zaporedje CTRL C in CTRL D,
 - :sedaj izmerimo signal na nožici 5C konektorja KII; signal mora imeti naslednjo obliko:



Važna je konica, ki podaljša negativne impulze do -12V.

Če je signal napačen in je vezje 8251 (IC58) v redu, potem je napaka v TDI adapterju.

Dodatek A

Opis in uporaba testnih slik pri različnih KLT

1. KLT (verzija VT 100):

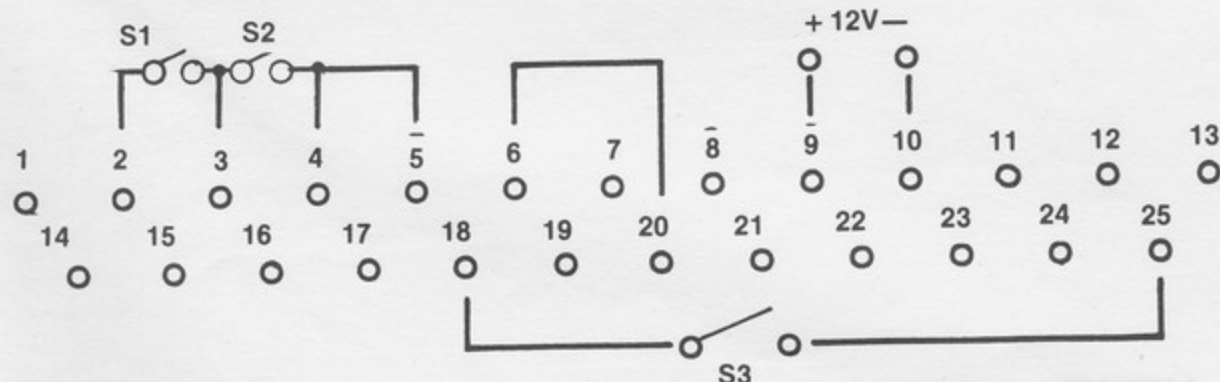
- verzija EPROMOV: T1DV00x1.1
- testno sliko sestavljajo:
 - nabor ASCII znakov;
 - vrstica z dvojno širino in višino;

nabor znakov linijske grafike SO;
 nabor atributov: osvetljeni, nad-podčrtani, utripajoči in inverzni;
 nabor semigrafičnih znakov S2, S3, S4;
 pomik vsebine ekrana navzdol in
 preklon svetlega in temnega ozadja.

Vključen je tudi test signalov TxD, RxD, RTS, CTS, DTR in DSR RS232 vmesnika za TISKALNIK in signalov DTR in DSR RS232 vmesnika za RAČUNALNIK. V primeru, da katerikoli od teh signalov deluje napačno, se to izpiše na testno sliko. Za pravilno delovanje tega testa moramo imeti povezan konektor za tiskalnik takole:

- nožica 2 povezana na nožico 3;
- nožica 4 na nožico 5 in
- nožica 8 na nožico 20.

Konektor za računalnik mora biti povezan takole:



S tako povezanim konektorjem lahko pretestiramo RS232 in tokovno vmesnika za računalnik. Signala DTR (nožica 20) in DSR (6) se testirata v okviru testne slike. Preostale RS232 signale in tokovno zanko pa pretestiramo takole:

- v nastavitvenem načinu preklopimo na SISTEM;
- preklopimo stikala S1, S2 in S3 v položaje ustrezne tokovni zanki ali RS232;
- preizkusimo, če se znaki, ki jih odtipkamo na tipkovnici vračajo na ekran (hitrost in format znaka morajo biti pravilno nastavljeni).

Stanje stikal S1, S2 in S3:

	S1	S2	S3
Tokovna zanka	izklj.	vklij.	vklij.
RS 232 vmesnik	vklij.	izklj.	izklj.

S1, S2 in S3 naredimo s šestpolnim preklopnikom, kjer en položaj predstavlja S1 "izkl." in S2, S3 "vklij.", drugi položaj pa S1 "vklij."

2. KLT/C (CDC verzija):

- verzija EPROMOV: T1CC52 xx 1.0
- testno sliko sestavljajo:
 - > nabor ASCII I znakov (izmenoma YU in USA);
 - > nabor atributov: utripajoči in osvetljeni;
 - > pomik ekrana navzgor in
 - > preklop svetlega in temnega ozadja.

Komunikacijski vmesnik za TISKALNIK in RAČUNALNIK se pretestirajo na enak način kot pri KLT verziji pod točko 1.

Izjava:

V skladu z Zakonom o avtorski pravici, navodil ni dovoljeno prevesti, razmnožiti ali jih izročiti tretji osebi v uporabo. Nosilec avtorskih pravic glede navodil je GORENJE TGO, Titovo Velenje.

3. KLT/N (NCR verzija):

- verzija EPROMOV: T1NN 79 xx 1.0
- testno sliko sestavljajo:
 - > nabor ASCII znakov (izmenoma YU in USA);
 - > nabor atributov: utripajoči, osvetljeni, podčrtani, inverzni in kombinacije;
 - > preklop svetlega in temnega ozadja;
 - > pomik ekrana navzgor.

Komunikacijski vmesniki za TISKALNIK in RAČUNALNIK se pretestirajo na enak način kot pri KLT verziji pod točko 1.

TESTNO SLIKO V TOČKAH 1, 2 IN 3 POŽENEMO V NASTAVITVENEM NAČINU V TOČKI "RESET TERMINAL" TAKO, DA PRITISNEMO CTRL "BRK". TEST SE PONAVLJA DOKLER NE PRITISNEMO KATEREKOLI TIPKE IN S TEM RESETIRAMO TERMINAL.

4. KLT/B (Burroughs verzija):

- verzija EPROMOV: T1TD93 xx 1.0
- testno sliko sestavljajo:
 - > nabor ASCII znakov (izmenoma YU in USA);
 - > nabor atributov: utripajoči, osvetljeni, podčrtani, inverzni in kombinacije;
 - > preklop svetlega in temnega ozadja;
 - > pomik ekrana navzgor;
 - > test statusne vrstice.

Komunikacijski vmesniki za TISKALNIK in RAČUNALNIK se pretestirajo na enak način kot pri KLT verziji pod točko 1.

TESTNO SLIKO V TOČKAH POŽENEMO V NASTAVITVENEM NAČINU Z ZAPOREDJEM CTRL "RS" XXXX.

